

## DISPLAY AND METHOD FOR DRIVING THE SAME

**Publication number:** WO0137250 (A1)

**Publication date:** 2001-05-25

**Inventor(s):** MORI MITSUHIRO [JP]; KASAHARA MITSUHIRO [JP]; OE YOSHINAO [JP]; TACHIBANA HIROYUKI [JP]

**Applicant(s):** MATSUSHITA ELECTRIC IND CO LTD [JP]; MORI MITSUHIRO [JP]; KASAHARA MITSUHIRO [JP]; OE YOSHINAO [JP]; TACHIBANA HIROYUKI [JP]

**Classification:**

- **international:** G09G3/28; G09G3/288; G09G3/28; (IPC1-7): G09G3/28

[more >>](#)

- **European:** G09G3/28T; G09G3/288C6; G09G3/288C6E; G09G3/288D2

**Application number:** WO2000JP07801 20001106

**Cited documents:**

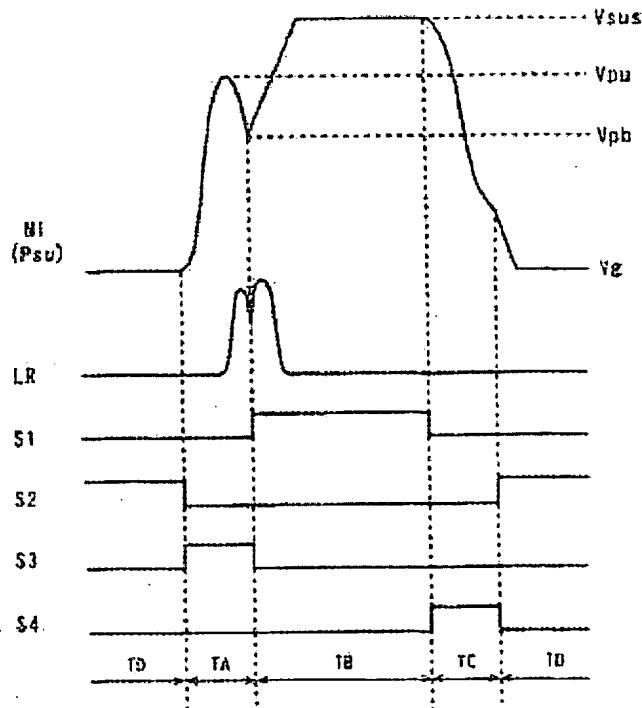
**Priority number(s):** JP19990322724 19991112; JP20000036931 20000215; JP20000117032 20000418; JP20000117033 20000418; JP20000291987 20000926; JP20000291988 20000926

- JP11282416 (A)
- JP11109914 (A)
- JP8314405 (A)
- JP11219150 (A)
- JP9319329 (A)

[more >>](#)

**Abstract of WO 0137250 (A1)**

A plasma display having a discharge cell the emission efficiency of which is improved by generating first and second discharges with one sustaining pulse (Psu). The first discharge is generated by increasing the voltage up to a maximal value Vpu through LC resonance by a recovery coil L and a panel capacitor Cp. The second discharge is generated by connecting the panel capacitor Cp with a power supply when the voltage drops from the maximal value Vpu down to Vpb and thereby increasing the voltage up to Vsus.





(19)世界知的所有権機関  
国際事務局

(43)国際公開日  
2001年5月25日(25.05.2001)

PCT

WO 01/37250 A1

(51)国際特許分類:

C09G 3/28

(MORI, Mitsuhiro) [JP/JP]; 〒567-0815 大阪府茨木市  
竹橋町 13-9-301 Osaka (JP); 竹原光弘 (KASAHARA,  
Mitsuharu) [JP/JP]; 〒573-0612 大阪府枚方市長尾西  
町 17-3 Osaka (JP); 大江良尚 (OIE, Yoshitomo) [JP/JP];  
〒615-8107 京都府京都市西京区川島北裏町 15-10  
Kyoto (JP); 楠之 (TACHIBANA, Hinoyoshi) [JP/JP];  
〒534-0016 大阪府大阪市鶴見区友利町 1-5-7,1002  
Osaka (JP).

(21)国際出願番号:

PCT/JP00/07801

(22)国際出願日:  
2000年11月6日(06.11.2000)

日本語

日本語

(23)国際出願の旨意:

日本語

日本語

(30)優先権データ:

特願平11/32724  
1999年11月12日(12.11.1999) JP

特願2000/36931  
2000年2月15日(15.02.2000) JP

特願2000/17032  
2000年4月18日(18.04.2000) JP

特願2000/17033  
2000年4月18日(18.04.2000) JP

特願2000/21987  
2000年4月26日(26.04.2000) JP

特願2000/21988  
2000年5月26日(26.05.2000) JP

(74)代理人: 須島益人 (KUSUDA, Yoshiro et al.),  
〒564-0663 大阪府吹田市立塚町1丁目23番5号 大同  
生産工販第2ビル8階 Osaka (JP).

(81)指定国(国内): CN, KR, US.

(84)指定国(域外): ヨーロッパ特許(OE, FR, GB).

送付公開書類:  
- 国際公開報告書  
- 税正書

(71)出願人(米国を除く全ての指定国について): 松下電  
器産業株式会社 (MATSUSHITA ELECTRIC INDUS-  
TRIAL CO., LTD.) [JP/JP]; 〒571-8501 大阪府門真市  
大字門真1006番地 Osaka (JP).

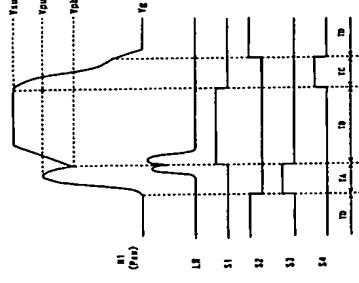
2文字コード及び他の略語については、定期発行される  
各PCTガゼットの表題に記載されている「コードと略語  
のガイドンスノート」を参照。

(75)発明者: および  
発明者/出願人(米国についてのみ): 森 光広

(54) Title: DISPLAY AND METHOD FOR DRIVING THE SAME

(56)発明の名稱: 表示装置およびその駆動方法

(57) Abstract: A plasma display having a discharge cell the emission efficiency of which is improved by generating first and second discharges with one sustaining pulse (Psu). The first discharge is generated by increasing the voltage up to a maximal value Vp through LC resonance by a recovery coil L and a panel capacitor Cp. The second discharge is generated by connecting the panel capacitor Cp with a power supply down to Vp and thereby increasing the voltage up to Vsus.



[機業有]

(57)要約:

プラズマディスプレイ装置において、1つの維持パルス (Psu) で第 1 の放電と第 2 の放電を発生させることにより、放電セルの発光効率を向上させる。  
上記第 1 の放電は、回収コイル L およびパネル容量 Cp の LC 共振により、電圧を極大値 Vp まで上昇させて発生させる。

上記第 2 の放電は、電圧が上記極大値 Vp から Vsus まで低下したときに、パネル容量 Cp を電源に接続し、電圧を Vsus まで上昇させて発生させる。

## 明細書

## 表示装置およびその駆動方法

## 技術分野

本発明は、複数の放電セルを選択的に放電させて画像を表示する表示装置およびその駆動方法に関するものである。

## 背景技術

PDP（プラズマディスプレイパネル）を用いたプラズマディスプレイ装置は、薄型化および大画面化が可能であるという利点を有する。このプラズマディスプレイ装置では、画素を構成する放電セルの放電の際の発光を利用することにより画像を表示している。

図46は、AC型PDPにおける放電セルの駆動方法を説明するための図である。図46に示すように、AC型PDPの放電セルにおいては、対向する電極301、302の表面がそれぞれ誘電体層303、304で覆われている。

図46の(a)に示すように、電極301、302間に放電開始電圧よりも低い電圧を印加した場合には、放電が起こらない。図46の(b)に示すように、電極301、302間に放電開始電圧よりも高いバルス状の電圧(書き込みバルス)を印加すると、放電が発生する。放電が発生すると、正電荷は電極301の方向に進んで誘電体層303の壁面に蓄積され、負電荷は電極302の方向に進んで誘電体層304の壁面に蓄積される。誘電体層303、304の壁面上に蓄積された電荷を壁電荷と呼ぶ。また、この壁電荷により誘起された電圧を壁電圧と呼ぶ。

図46の(c)に示すように、誘電体層303の壁面には負の壁電荷が蓄積され、誘電体層304の壁面には正の壁電荷が蓄積される。この場合、壁電圧の極性は外部印加電圧の極性と逆向きであるため、放電の進行に従って放電空間内における実効電圧が低下し、放電は自動的に停止する。

図46の(d)に示すように、外部印加電圧の極性を反転させると、壁電圧

が高くなる。このときの実効電圧が放電開始電圧を超えると、逆極性の放電が発生する。それにより、正電荷が電極301の方向に進み、すでに誘電体層303に蓄積されている負の壁電荷を中和し、負電荷が電極302の方向に進み、すでに誘電体層304に蓄積されている正の壁電荷を中和する。

そして、図46の(e)に示すように、誘電体層303、304の壁面にそれが正および負の壁電荷が蓄積される。この場合、壁電圧の極性が外部印加電圧の極性と逆向きであるため、放電の進行に従って放電空間内における実効電圧が低下し、放電が停止する。

さらに、図46の(f)に示すように、外部印加電圧の極性を反転させると、逆極性の放電が発生し、負電荷は電極301の方向に進み、正電荷は電極302の方向に進み、図46の(c)の状態に戻る。

このように、高い書き込みバルスを印加することにより一旦放電が開始された後は、壁電荷の働きによりこの書き込みバルスよりも低い外部印加電圧(維持バルス)の極性を反転させることにより放電を維持させることができ。書き込みバルスを印加することにより放電を開始させることをアドレス放電と呼び、交互に反転する維持バルスを印加することにより放電を維持させることを維持放電と呼ぶ。

次に、上記の駆動方法により放電セルを駆動する従来のプラズマディスプレイスメント装置のサステンドライバについて説明する。図47は、従来のプラズマディスプレイスメント装置のサステンドライバの構成を示す回路図である。

図47に示すように、ステインドライバ600は、回収コンデンサンサC11、回収コイルL11、スイッチSW11、SW12、SW21、SW22およびダイオードD11、D12を含む。

スイッチSW11は、電源端子V11とノードN11との間に接続され、スイッチSW12は、ノードN11と接地端子との間に接続されている。電源端子V11には、電圧Vsusが印加される。ノードN11は、例えば480本のサステイン電極に接続され、図47では、複数のサステイン電極と接地端子との間の全容量に相当するパネル容量Cpが示されている。

回収コンデンサンサC11は、ノードN13と接地端子との間に接続されている。ノードN13とノードN12との間にスイッチSW21およびダイオードD11が直列に接続され、ノードN12とノードN13との間にダイオードD12およびスイッチSW22が直列に接続されている。回収コイルL11は、ノードN12とノードN11との間に接続されている。

図48は、図47のサステンドライバ600の維持期間の動作を示すタイミング図である。図48には、図47のノードN11の電圧およびスイッチSW21, SW22, SW12の動作が示される。まず、期間T<sub>a</sub>において、スイッチSW21がオンし、スイッチSW12がオフする。このとき、スイッチSW11, SW22はオフしている。これにより、回収コイルL11およびパネル容量C<sub>p</sub>によるLC共振により、ノードN11の電圧が緩やかに上昇する。次に、期間T<sub>b</sub>において、スイッチSW21がオフし、スイッチSW11がオンする。これにより、ノードN11の電圧が急激に上昇し、期間T<sub>c</sub>ではノードN11の電圧がV<sub>sus</sub>に固定され、電源端子V11から供給される放電電流により維持放電が1回発生する。

次に、期間T<sub>d</sub>では、スイッチSW11がオフし、スイッチSW22がオンする。これにより、回収コイルL11およびパネル容量C<sub>p</sub>によるLC共振により、ノードN11の電圧が緩やかに下する。その後、期間T<sub>e</sub>において、スイッチSW22がオフし、スイッチSW12がオンする。これにより、ノードN11の電圧が急激に降低し、接地電位に固定される。

上記の動作を維持期間において繰り返し行うことにより、複数のサステイン電極に周期的な維持バルスP<sub>sus</sub>が印加され、維持バルスP<sub>sus</sub>の立ち上がり時に放電セルが放電し、維持放電が行われる。

上記のように、従来のプラズマディスプレイ装置では、サステンドライバ等を用いて維持バルスの立ち上がり時に放電セルを1回だけ放電させ、次の維持バルスが印加されるまで放電を停止させている。この1回の放電では、放電電流が電源から供給され、放電に必要な電流が十分に供給されるが、放電電流に対して紫外線が飽和し、さらには紫外外線に対しても可視光強度が飽和するため、放電電流が大きくなつても輝度はほとんど増加しない。

このように、従来のプラズマディスプレイ装置では、電源から放電電流を供給して1回だけ放電することにより発光させているため、投入電力に対して発光効率が低くなる。また、輝度の飽和が発生しないような低い電流レベルで放電セルを駆動すると、放電 자체が不安定となり、繰り返し安定に放電を行うことができない。

一方、特開平11-282416号公報には、維持期間において第2の電圧V<sub>k</sub>と第1の電圧V<sub>s</sub>(>V<sub>k</sub>)とを点灯すべきすべての放電セルに印加し、放電電圧の低い放電セルを第2の電圧V<sub>k</sub>で放電させ、放電電圧の高い放電セルを第1の電圧V<sub>s</sub>で放電させ、放電電流を分散させることができることが開示される。この場合、各放電セルは維持周期の半周期の間に1回放電するが、放電電圧の低い放電セルが第2の電圧V<sub>k</sub>で放電した後、放電電圧の高い放電セルが第1の電圧V<sub>s</sub>で放電するため、全体的に見ると維持周期の半周期の間に2回放電しているようになります。しかしながら、このような放電では、各放電セルは1回しか放電しておらず、PDP全体に対する放電電流が単に分散されるだけで点灯すべきすべての放電セルに対して発光効率を向上させることはできない。

また、上記の特開平11-282416号公報には、維持期間において第2の電圧V<sub>k</sub>(≤V<sub>s</sub>/10)と第1の電圧V<sub>s</sub>とを点灯すべきすべての放電セルに印加することが開示される。この場合、放電電圧の低い放電セルが第1の電圧V<sub>s</sub>で放電し、次のサイクルの第2の電圧V<sub>k</sub>で再度放電し、放電電圧の高い放電セルが第1の電圧V<sub>s</sub>で放電し、次のサイクルの第2の電圧V<sub>k</sub>で再度弱く放電するかまたは放電しない。したがって、この場合も、点灯すべきすべての放電セルが維持周期の半周期の間に2回放電するわけではなく、1回しか放電しない放電セルも存在するため、点灯すべきすべての放電セルに対して発光効率を向上させることはできない。

さらに、従来のプラズマディスプレイ装置では、電源から放電電流を供給して1回だけ放電させることにより発光させているため、投入電力に対して発光効率が低くなり、消費電力が大きくなる。また、一般に、プラズマディスプレイ装置の消費電力は、他の表示装置に比べて高く、この消費電力を低減することが望まれている。

また、輝度の飽和が発生しないような低い電流レベルで放電セルを駆動すると、放電自体が不安定となり、繰り返し安定に放電を行うことができない。また、PDPでは、種々の画像を表示するため、同時に点灯される放電セルの数が変化し、必要な放電電流も変化する。このため、低い電流レベルで放電セルを駆動すると、放電がより不安定となる。

#### 発明の開示

本発明の目的は、点灯すべきすべての放電セルの発光効率を向上させることができることである。他の目的は、点灯すべきすべての放電セルの発光効率を向上させることができるとともに、安定に放電を繰り返し行うことができる表示装置およびその駆動方法を提供することである。

本発明のさらには他の目的は、点灯率が変化しても安定に放電を繰り返し行うことができるとともに、投入電力に対する発光効率を向上させて消費電力を低減することができる表示装置およびその駆動方法を提供することである。

本発明の一局面に従う表示装置は、複数の放電セルを選択的に放電させて画像を表示する表示装置であつて、複数の放電セルを含む表示パネルと、表示パネル内の選択された放電セルに駆動パルスを印加して第1の放電を発生させる第1の駆動回路と、第1の放電により駆動パルスの電圧が減少して第1の放電が少くとも弱められた後に、駆動パルスの電圧を再び増加させることにより第1の放電に続けて第2の放電を発生させる第2の駆動回路とを備える。

その表示装置においては、表示パネル内の選択された放電セルに駆動パルスを印加して第1の放電を発生させ、第1の放電により駆動パルスの電圧が減少して第1の放電が少なくとも弱められた後に、駆動パルスの電圧を再び増加せることにより第1の放電に続けて第2の放電を発生させている。したがつて、第1の放電では放電に必要な最低限の電力だけが投入されるので、第1の放電が弱まり始めた瞬間から電流制限により紫外線の飽和が緩和され、第1の放電の発光効率が向上する。この結果、点灯すべきすべての放電セルで発光効率の高い第1の放電が行われるとともにさらに第2の放電も行われ、点灯すべきすべての放電セル

の発光効率を向上させることができることができる。

第2の駆動回路は、第1の放電による放電によるプライミング効果が得られる間に第2の放電を発生させることができ。この場合、第1の放電により駆動原子等によるプライミング効果が得られる間に第2の放電を発生させているので、第1の放電により放電空間に残留する荷電粒子および励起原子等のプライミング効果により放電しやすい状態で第2の放電を発生させることができ、第2の放電を安定に行うことができる。この結果、点灯すべきすべての放電セルで発光効率の高い第1の放電が行われるとともにさらに第2の放電も安定に行われ、点灯すべきすべての放電セルの発光効率を向上させることができるとともに、安定に放電を繰り返し行うことができる。

第1の放電のピーカと第2の放電のピーカとの間隔は、100 ns以上50 ns以下であることが好ましい。

この場合、第1の放電による発光効率の向上効果および第2の放電による放電の繰り返し安定性を得ることができる。

第2の駆動回路は、第1の放電が弱まって完全に終了した後に第2の放電を発生させることができ。この場合、第1の放電が弱まり始めた瞬間から第1の放電が終了するまで電流制限により紫外線の飽和が緩和され、第1の放電による発光効率の向上効果を完全に享受することができる。

第1の放電のピーカと第2の放電のピーカとの間隔は、300 ns以上550 ns以下であることが好ましい。

この場合、第1の放電による発光効率の向上効果をほぼ最大限に得ることができるとともに、第2の放電による放電の繰り返し安定性を得ることができる。

第2の放電のピーカ強度は、第1の放電のピーカ強度以上であることが好ましい。

この場合、第2の放電のピーカ強度が第1の放電のピーカ強度以上になるので、第2の放電が十分な強度で発生し、次の第1の放電に必要な壁電荷を十分に蓄えることができ、放電を安定して繰り返すことができる。

複数の放電セルは、容量性負荷を含み、第1の駆動回路は、一端が容量性負荷に接続される少なくとも一つのインダクタンス素子を有するインダクタンス回路と、容量性負荷とインダクタンス素子とのLC共振により駆動パルスを出力する共振駆動回路とを含むことが好ましい。

この場合、容量性負荷とインダクタンス素子とのLC共振により駆動パルスを出力しているので、少ない消費電力で駆動パルスを発生させることができ、また、LC共振回路の電流制限効果により第1の放電の発光効率を向上させることができ。

第1の駆動回路は、駆動パルスの電流供給源として表示パネル外に設けられた第1の容量性素子を含み、第1の容量性素子は、放電セルに蓄積された電荷を回収することができる。

この場合、電源に比べ電流供給能力の低い容量性素子により第1の放電に必要な電流を供給しているので、必要以上に電流を供給することなく、不要な電力を投入することがない。また、第1の容量性素子が表示パネル外に表示パネルと別個に設けられているので、表示パネルの放電セルの容量に対して十分大きな容量とことができ、第1の放電に必要な放電電流を確保することができるとともに、容量性素子の構成等を容易に変更することができ、種々の駆動方法の中から最も適な駆動方法を容易に実現することができる。

駆動パルスは、第1の電位から第2の電位へ遷移し、第1の電位から第2の電位へ遷移する間に少なくとも1回極大値および極小値をとる駆動パルスを含み、最後の極値から第2の電位への遷移速度が第1の電位から直後の極値への遷移速度およびその後の極値から直後の極値への遷移速度よりも遅くすることができる。この場合、最終駆動回路をさらに備えることが好ましい。

表示装置は、第2の放電により駆動パルスの電圧が減少して第2の放電が少くとも弱められた後に、駆動パルスの電圧を再び増加させることにより第2の放電に統けて第3の放電を発生させる第3の駆動回路をさらに備えることが好ましい。

この場合、第2の放電により駆動パルスの電圧が減少して第2の放電が少くとも弱められた後に、駆動パルスの電圧を増加させることにより第2の放電に統けて第3の放電を発生させているので、第1～第3の放電を必要最低限の投入電力で行うことができるとともに、連続して第1～第3の放電を発生させることにより放電時の輝度を高めることができ、発光効率をさらに向上させることができ

る。

第3の駆動回路は、放電により駆動パルスの電圧が減少して放電が少なくとも弱められた後に駆動パルスの電圧を再び増加させる動作を繰り返して第2の放電に統けて複数回の放電を連続して発生させることができが好ましい。

この場合、第2の放電に統けて複数回の放電を発生させているので、複数回の放電を必要最低限の投入電力で行うことができるとともに、連続して複数回放電させることにより放電時の輝度を高めることができ、発光効率をさらに向上させることができる。

第2の駆動回路は、駆動パルスの電流供給源として表示パネル外に設けられた第2の容量性素子と、第2の容量性素子を所定の電圧に充電するための電源とを含むことが好ましい。

この場合、所定の電圧に充電された第2の容量性素子、すなわち電源に比べ電流供給能力の低い容量性素子により第2の容量性素子、すなわち電源に比べ電流供給することができなく、不要な電力を投⼊することができない。また、第2の容量性素子が表示パネル外に別個に設けられているので、表示パネルの放電セルの容量に対する十分大きな容量とすることででき、第2の放電に必要な放電電流を確保することができるとともに、容量性素子の構成等を容易に変更することができ、種々の駆動方法の中から最も適な駆動方法を容易に実現することができる。

駆動パルスは、第1の電位から第2の電位へ遷移し、第1の電位から第2の電位へ遷移する間に少なくとも1回極大値および極小値をとる駆動パルスを含み、最後の極値から第2の電位への遷移速度が第1の電位から直後の極値への遷移速度およびその後の極値から直後の極値への遷移速度よりも遅くすることができる。この場合、最終駆動回路をさらに備えることが好ましい。

この場合、最後の極値から第2の電位への遷移速度を他の遷移速度よりも遅くすることができる。この部分に急峻なエッジ部が形成されることなく、不要な電磁波の輻射を抑制することができる。

最終駆動回路は、一端に第2の電位を受ける電界効果型トランジスタと、電界

効果型トランジスタのゲートに入力される制御信号の電流を制限する電流制限回路とを含むことが好ましい。

この場合、駆動パルスを第2の電位へ遷移させたための電界効果型トランジスタのオン／オフ状態を制御するときに、そのゲートに入力される制御信号の電流が制限されているので、電界効果型トランジスタのチャネルを形成するための電荷がゲートを介して緩やかに充放電される。したがって、電界効果型トランジスタのチャネルの開閉速度が遅くなり、駆動パルスを第2の電位へ緩やかに遷移させることができる。

本発明の他の局面に従う表示装置は、複数の放電セルを選択的に放電させて画像を表示する表示装置であつて、複数の放電セルを含む表示パネルと、表示パネル内の選択された放電セルに駆動パルスを印加して第1の放電を発生させた後に第2の放電を発生させる駆動回路と、複数の放電セルのうち同時に点灯させる放電セルの点灯率を検出する検出回路と、検出回路により検出された点灯率に応じて駆動パルスを変化させるように駆動回路を制御する制御回路とを備える。

その表示装置においては、複数の放電セルのうち同時に点灯させる放電セルの点灯率を検出し、検出された点灯率に応じて変化させた駆動パルスを表示パネル内の選択された放電セルに印加して第1の放電を発生させた後に第2の放電を発生させている。したがって、点灯率に応じた最適な駆動パルスを印加することができるので、第1および第2の放電を発生させて点灯率を向上させることができることとともに、第1および第2の放電を繰り返し安定に発生させることができる。

この結果、点灯率に対しても安定に放電を繰り返し安定に発生させることができることに、投入電力に対する発光効率を向上させて消費電力を低減することができる。

表示装置は、1フィールドを複数のサブフィールドに分割してサブフィールドごとに選択された放電セルを放電させて階調表示を行うために、1フィールドの画像データを各サブフィールドの画像データに変換する変換回路をさらに備え、検出回路は、サブフィールドごとの点灯率を検出するサブフィールド点灯検出回路を含み、制御回路は、サブフィールド点灯率検出回路により検出されたサブフィールドごとの点灯率に応じて駆動パルスを変化させないように駆動回路を制御することが好ましい。

この場合、サブフィールドごとに検出した点灯率に応じて駆動パルスを変化させることができるので、階調表示を行う場合でも、点灯率に応じた最適な状態で第1および第2の放電を行なうことができる。

駆動回路は、駆動パルスの電圧を増加させて第1の放電を発生させる第1の駆動回路と、駆動パルスの電圧を再び増加させることにより第1の放電を発生させた後に第2の放電を発生させる第2の駆動回路とを含み、制御回路は、検出回路により検出された点灯率に応じて駆動パルスを変化させるように第2の駆動回路を制御することが好ましい。

この場合、第1の放電を発生させた後に第2の放電を行なっているので、第1の放電により放電空間が放電しやすい状態で第2の放電を行うことができ、第2の放電の投入電力も削減することができる。また、駆動パルスの電圧を再び増加させることにより第2の放電に必要な放電電流を十分に供給することができるので、次の放電のため蓄電荷を確実に形成することができ、以降の第1および第2の放電を繰り返し安定に発生させることができる。

この場合、第1の放電は、第1の放電により駆動パルスの電圧が減少して第1の放電が少なくとも弱められた後に、駆動パルスの電圧を再び増加させることにより第1の放電に備けて第2の放電を発生させることができる。

この場合、第1の放電により駆動パルスの電圧が減少して第1の放電が少なくとも弱められた後に、駆動パルスの電圧を再び増加させることにより第1の放電に続けて第2の放電を発生させている。したがって、第1の放電では放電に必要な最低限の電力だけが投入されるので、第1の放電が弱まり始めた瞬間から電流制限により紫外線の飽和が緩和され、発光効率を向上することができる。

制御回路は、検出回路により検出された点灯率に応じて第2の駆動回路が駆動パルスの電圧を再び増加させるタイミングを変化させることができ。この場合、点灯率に応じて駆動パルスの電圧を再び増加させることが好ましい。制御回路は、検出回路により検出された点灯率に応じた最適な状態で第1および第2の放電を発生させることができる。

制御回路は、検出回路により検出された点灯率が大きいほど第2の駆動回路が駆動パルスの電圧を再び増加させるタイミングを遅くすることが好ましい。

この場合、点灯率が大きいほど駆動パルスの電圧を再び増加させることで、第1の放電と第2の放電を十分に離して第1の放電による発光効率の向上効果を十分に得ることができる。また、点灯率に応じて駆動パルスの電圧を再び増加させるタイミングを次第に変化させる場合は、視覚的な違和感を与えることなく、発光状態を変化させることができます。

制御回路は、検出回路により検出された点灯率が所定値以上になった場合、第1の放電に際して第2の放電が発生するように第2の駆動回路を制御することが好ましい。

この場合、点灯率が所定値以上になった場合、第1の放電に続いて第2の放電が発生するように第2の駆動回路を制御しているので、点灯率が所定値より低い場合には従来と同様に放電を行い、点灯率が所定値以上の場合に第1および第2の放電を行うことができ、点灯率に応じた最適な状態で発光させることができます。

制御回路は、検出回路により検出された点灯率の増加に応じて駆動パルスの電圧を再び増加させるタイミングを遅くし、さらに点灯率が増加して所定値以上になった場合に駆動パルスの電圧を再び増加させることで、第2の駆動回路を制御することができます。

この場合、駆動パルスの電圧を再び増加させることで、消費電力をより低減できるタイミングに設定することができます。この場合、駆動パルスの電圧を再び増加させることで、消費電力をより低減することができます。

制御回路は、検出回路により検出された点灯率が所定値以上になった場合、第2の駆動回路が駆動パルスの電圧を再び増加させることで、消費電力をより低減することができます。この場合、駆動パルスの電圧を再び増加させることで、消費電力をより低減することができます。

この場合、駆動パルスの電圧を再び増加させることで、消費電力をより低減することができます。この場合、駆動パルスの電圧を再び増加させることで、消費電力をより低減することができます。

ミングの切り換えによる輝度の不連続性を補正することができ、視覚的な違和感を与えることなく、駆動パルスの電圧を増加させるタイミングを切り換えることができる。

制御回路は、検出回路により検出された点灯率が大きいほど駆動パルスの周期を長くするように駆動回路を制御することができます。

この場合、駆動パルスの電圧をより低くしても、第1および第2の放電を行なうことができるので、消費電力をより低減することができます。

制御回路は、検出回路により検出された点灯率が所定値以上になつた場合、駆動パルスの周期を切り換えるとともに、駆動パルスの周期の切り換え前後で輝度が略等しくなるように表示パネル内の選択された放電セルに印加される駆動パルスのパルス数を変化させようとしているので、輝度が略等しくなるよう表示パネル内の選択された放電セルに印加される駆動パルスのパルス数を変化させて、駆動パルスの周期の切り換えによる輝度の不連続性を補正することができます。

制御回路は、駆動パルスの周期を切り換えるとともに、駆動パルスの周期の切り換え前後で輝度が略等しくなるように表示パネル内の選択された放電セルに印加される駆動パルスのパルス数を変化させて、駆動パルスの周期の切り換えによる輝度の不連続性を補正することができます。

この場合、駆動パルスの周期の切り換え前後で輝度が略等しくなるように表示パネル内の選択された放電セルに印加される駆動パルスのパルス数を変化させて、駆動パルスの周期の切り換えによる輝度の不連続性を補正することができます。

この場合、駆動パルスの周期の切り換え前後で輝度が略等しくなるように表示パネル内の選択された放電セルに印加される駆動パルスのパルス数を変化させて、駆動パルスの周期の切り換えによる輝度の不連続性を補正することができます。

この場合、駆動パルスの周期の切り換え前後で輝度が略等しくなるように表示パネル内の選択された放電セルに印加される駆動パルスのパルス数を変化させて、駆動パルスの周期の切り換えによる輝度の不連続性を補正することができます。

この場合、駆動パルスの周期の切り換え前後で輝度が略等しくなるように表示パネル内の選択された放電セルに印加される駆動パルスのパルス数を変化させて、駆動パルスの周期の切り換えによる輝度の不連続性を補正することができます。

この場合、駆動パルスの周期の切り換え前後で輝度が略等しくなるように表示パネル内の選択された放電セルに印加される駆動パルスのパルス数を変化させて、駆動パルスの周期の切り換えによる輝度の不連続性を補正することができます。

この場合、駆動パルスの周期の切り換え前後で輝度が略等しくなるように表示パネル内の選択された放電セルに印加される駆動パルスのパルス数を変化させて、駆動パルスの周期の切り換えによる輝度の不連続性を補正することができます。

この場合、駆動パルスの周期の切り換え前後で輝度が略等しくなるように表示パネル内の選択された放電セルに印加される駆動パルスのパルス数を変化させて、駆動パルスの周期の切り換えによる輝度の不連続性を補正することができます。

駆動回路は、同一サブフィールド内において、第1の時間隔で第1および第2の放電を発生させる第1の駆動パルスと、第1の時間隔より長い第2の時間隔で第1および第2の放電を発生させる第2の駆動パルスとの少なくとも一方を印加し、制御回路は、サブフィールド点灯率換出回路により検出されたサブフィールドごとの点灯率に応じて第1の駆動パルスの印加回数と第2の駆動パルスの印加回数との割合を変化させることが好ましい。

この場合、同一サブフィールド内においてサブフィールドごとの点灯率に応じて第1の時間隔で第1および第2の放電を発生させる第1の駆動パルスの印加回数と第2の時間隔で第1および第2の放電を発生させる第2の駆動パルスの印加回数との割合を変化させているので、短い時間隔の第1および第2の放電から長い時間隔の第1および第2の放電に切り換わる際に同一サブフィールド内のすべての駆動パルスが同時に切り替わることがなくなり、放電間隔の異なる2種類の駆動パルスの割合を徐々に変化させて輝度を連続的に変化させることができ、フリッカーの発生を防止することができる。

第2の駆動パルスの周期は、第1の駆動パルスの周期より長いことが好ましい。

この場合、同一サブフィールド内においてサブフィールドごとの点灯率に応じて短い周期の第1の駆動パルスの印加回数と長い周期の第2の駆動パルスの印加回数との割合を変化させているので、短い周期の第1の駆動パルスから長い周期の第2の駆動パルスに切り換わる際に同一サブフィールド内のすべての駆動パルスが同時に切り替わることがなくなり、周期の異なる2種類の駆動パルスの割合を徐々に変化させて輝度を連続的に変化させることができ、フリッカーの発生を防止することができる。また、第2の駆動パルスの電圧をより低くしても、第1および第2の放電を安定に行うことができるので、消費電力をより低減することができる。

制御回路は、サブフィールド点灯率換出回路により検出されたサブフィールドごとの点灯率が大きいほど第1の駆動パルスの印加回数に対する第2の駆動パルスの印加回数の割合が大きくなるように駆動回路を制御することができ、この場合、サブフィールドごとの点灯率が増加して第1の駆動パルスから第2

の駆動パルスへ切り換える際、同一サブフィールド内においてサブフィールドごとの点灯率の増加に応じて第2の駆動パルスの印加回数の割合を大きくしているので、第1の駆動パルスから第2の駆動パルスへ切り換える際に第2の駆動パルスの割合を徐々に増加させて輝度を連続的に変化させることができる。

制御回路は、サブフィールド点灯率換出回路により検出されたサブフィールドごとの点灯率の増加に応じて第1の駆動パルスの印加回数に対する第2の駆動パルスの印加回数の割合を大きくして所定値以上になった場合に点灯率の増加に応じて第1の駆動パルスの印加回数に対する第2の駆動パルスの印加回数の割合を小さくするよう駆動回路を制御することができます。この場合、第1の駆動パルスの印加回数に対する第2の駆動パルスの印加回数の割合を消費電力をより低減できる割合に設定することができるので、消費電力をより低下させることができます。

第1の駆動回路は、駆動パルスの電流供給源として表示パネル外に設けられた第1の容量性素子を含むことが好ましい。

この場合、電源に比べ電流供給能力の低い容量性素子により第1の放電に必要な電流を供給しているので、必要以上に電流を供給することがなく、不要な電力を投入することがない。また、第1の容量性素子が表示パネル外に表示パネルと別個に設けられているので、表示パネルの放電セルの容量に対して十分大きな容量とすることができ、第1の放電に必要な放電電流を確保することができるとともに、容量性素子の構成等を容易に変更することができ、種々の駆動方法の中から最適な駆動方法を容易に実現することができる。

第1の容量性素子は、放電セルに蓄積された電荷を回収することができます。

この場合、第1の容量性素子により放電セルに蓄積された電荷を回収しているので、放電セルの電荷を効率よく使用することができ、消費電力を少なくすることができる。

複数の放電セルは、容量性負荷を含み、第1の駆動回路は、一端が容量性負荷に接続される少なくとも一つのインダクタンス素子を有するインダクタンス回路と、容量性負荷とインダクタンス素子とのLC共振により駆動パルスを出力する共振駆動回路とを含むことが好ましい。

の駆動パルスへ切り換える際、同一サブフィールド内においてサブフィールドごとの点灯率の増加に応じて第2の駆動パルスの印加回数の割合を大きくしているので、第1の駆動パルスから第2の駆動パルスへ切り換える際に第2の駆動パルスの割合を徐々に増加させて輝度を連続的に変化させることができる。

制御回路は、サブフィールド点灯率換出回路により検出されたサブフィールドごとの点灯率が大きいほど第1の駆動パルスの印加回数に対する第2の駆動パルスの印加回数の割合が大きくなるように駆動回路を制御することができ、この場合、サブフィールドごとの点灯率が増加して第1の駆動パルスから第2

の駆動パルスへ切り換える際、同一サブフィールド内においてサブフィールドごとの点灯率の増加に応じて第2の駆動パルスの印加回数の割合を大きくしているので、第1の駆動パルスから第2の駆動パルスへ切り換える際に第2の駆動パルスの割合を徐々に増加させて輝度を連続的に変化させることができる。

制御回路は、サブフィールド点灯率換出回路により検出されたサブフィールドごとの点灯率が大きいほど第1の駆動パルスの印加回数に対する第2の駆動パルスの印加回数の割合が大きくなるように駆動回路を制御することができ、この場合、サブフィールドごとの点灯率が増加して第1の駆動パルスから第2

この場合、容量性負荷とインダクタンス素子とのLC共振により駆動パルスを出力しているので、少ない消費電力で駆動パルスを発生させることができ、またLC共振回路の電流制限効果により第1の放電の発光効率を向上させることができる。

インダクタンス回路は、インダクタンス値を変化させることができる可変インダクタンス回路を含み、検出回路により検出された点灯率に応じて可変インダクタンス回路のインダクタンス値を変化させるインダクタンス制御回路をさらに備えることが好ましい。

この場合、点灯率に応じて可変インダクタンス回路のインダクタンス値を制御しているので、点灯率に応じた最適なLC共振により放電に必要な電流を供給することができ、消費電力を低減することができる。

駆動回路は、第2の放電により駆動パルスの電圧が減少して第2の放電が少なくとも弱められた後に、駆動パルスの電圧を再び増加させることにより第2の放電に統けて第3の放電を発生させる第3の駆動回路をさらに含み、制御回路は、検出回路により検出された点灯率に応じて駆動パルスを変化させるように第3の駆動回路を制御することが好ましい。

この場合、第2の放電により駆動パルスの電圧が減少して第2の放電が少なくてとも弱められた後に、駆動パルスの電圧を増加させることにより第2の放電に統けて第3の放電を発生させており、第1～第3の放電を必要最低限の投入電力で行うことができるとともに、連続して第1～第3の放電を発生させることにより放電時の輝度を高めることができ、投入電力に対する発光効率をさらに向上させることができる。

第3の駆動回路は、放電により駆動パルスの電圧が減少して放電が少なくとも弱められた後に駆動パルスの電圧を再び増加させる動作を繰り返して第2の放電に統けて複数回の放電を連続して発生させ、制御回路は、検出回路により検出された点灯率に応じて駆動パルスを変化させないように第3の駆動回路を制御することができる。

この場合、第2の放電に統けて複数回の放電を発生させているので、複数回の放電を必要最低限の投入電力で行うことができるとともに、連続して複数回放電

させることにより放電時の輝度を高めることができ、投入電力に対する発光効率をさらに向上させることができる。

第2の駆動回路は、駆動パルスの電流供給源として表示パネル外に設けられた第2の容量性素子を所定の電圧に充電するための電源と第2の容量性素子と、第2の容量性素子により第2の放電に必要な電流を供給しているためを含むことが好ましい。

この場合、所定の電圧に充電された第2の容量性素子、すなわち電源に比べ電流供給能力の低い容量性素子により第2の放電に必要な電流を供給しているため、必要以上に電流を供給することなく、不要な電力を投入することができない。また、第2の容量性素子が表示パネル外に別個に設けられているので、表示パネルの放電セルの容量に対して十分大きな容量とすることができる、第2の放電に必要な放電電流を確保することができるとともに、容量性素子の構成等を容易に変更することができ、種々の駆動方法の中から最適な駆動方法を容易に実現することができる。

電圧源は、出力電圧を変化させることができる可変電圧源を含み、表示装置は、検出回路により検出された点灯率が大きいほど第2の容量性素子の充電電圧が小さくなるように可変電圧源の出力電圧を制御する電圧制御回路をさらに備えることができる。

この場合、点灯率が大きいほど第2の容量性素子の充電電圧を小さくすることができますので、点灯率が大きくなり、第1の放電により駆動パルスの電圧が大きく減少しても、第2の放電時の駆動パルスのピーク電圧を一定に保つことができる。したがって、点灯率に応じて必要な電荷を放電セルに供給することができ、第2の放電を安定に行うことができる。

この場合、点灯率が大きいほど第2の容量性素子の充電電圧を小さくすることができますので、点灯率が大きくなり、第1の放電により駆動パルスの電圧が大きく減少しても、第2の放電により変化した駆動パルスの電位を検出する電位検出回路と、電位検出回路により検出された電位の変化量が大きいほど第2の容量性素子の充電電圧が小さくなるように可変電圧源の出力電圧を制御する電圧制御回路とをさらに備えることが好ましい。

この場合、第1の放電により減少した駆動パルスの電位の変化量が大きいほど第2の容量性素子の充電電圧を小さくすることができるので、点灯率が大きくな

り、第1の放電により駆動パルスの電圧が大きく減少しても、第2の放電時の駆動パルスのピーク電圧を一定に保つことができ、点灯率に応じて必要な電荷を放電セルに供給することができる。また、駆動パルスの電位の変化量を直接検出しているので、第2の放電時の駆動パルスのピーク電圧をより高精度に調整することができ、第2の放電をより安定に行うことができる。

本発明のさらに他の局面に従う表示装置の駆動方法は、複数の放電セルを選択的に放電させて画像を表示する表示装置の駆動方法であって、選択された放電セルに駆動パルスを印加して第1の放電を発生させるステップと、第1の放電により駆動パルスの電圧が減少して第1の放電が少なくとも弱められた後に、駆動パルスの電圧を再び増加させて第2の放電に統けて第1の放電を発生させるステップとを含む。

その表示装置の駆動方法においては、表示パネル内の選択された放電セルに駆動パルスを印加して第1の放電を発生させ、第1の放電により駆動パルスの電圧が減少して第1の放電が少なくとも弱められた後に、駆動パルスの電圧を再び増加させて第1の放電により駆動パルスを印加して第2の放電を発生させている。したがって、第1の放電では放電に必要な最低限の電力だけが投入されるので、第1の放電が弱まり始めた瞬間から電流制限により素外線の飽和が緩和され、第1の放電の発光効率が向上する。この結果、点灯すべきすべての放電セルで発光効率の高い第1の放電が行われるとともにさらに第2の放電も行われ、点灯すべきすべての放電セルの発光効率を向上させることができる。

表示装置の駆動方法は、第2の放電により駆動パルスの電圧が減少して第2の放電が少なくとも弱められた後に、駆動パルスの電圧を再び増加させることにより第2の放電に統けて第3の放電を発生させるステップを含むことらしい。

この場合、第2の放電により駆動パルスの電圧が減少して第2の放電が少なくとも弱められた後に、駆動パルスの電圧を増加させることにより第2の放電に統けて第3の放電を発生させているので、第1～第3の放電を発生させることにより放電時の輝度を高めることができ、発光効率をさらに向上させることができることとともに、第1および第2の放電を繰り返し安定に発生させるこ

る。

第3の放電を発生させるステップは、放電により駆動パルスの電圧が減少して放電が少なくとも弱められた後に駆動パルスの電圧を再び増加させる動作を繰り返して第2の放電に統けて複数回の放電を連続して発生させるステップを含むことが好ましい。

この場合、第2の放電に統けて複数回の放電を発生させているので、複数回の放電を必要最少量の投入電力で行うことができるとともに、連続して複数回放電させることにより放電時の輝度を高めることができ、発光効率をさらに向上させることができる。

駆動パルスは、第1の電位から第2の電位へ遷移し、第1の電位から第2の電位へ遷移する間に少なくとも1回極大値および極小値をとる駆動パルスを含み、表示装置の駆動方法は、最後の極値から第2の電位への遷移速度が第1の電位から直後の極値への遷移速度およびその後の極値から直後の極値への遷移速度よりも遅くなるよう駆動パルスを駆動するステップを含むことが好ましい。

この場合、最後の極値から第2の電位への遷移速度を他の遷移速度よりも遅くすることができるので、駆動パルスを最後の極値から第2の電位へ緩やかに遷移させることができる。したがって、この部分に急峻なエッジ部が形成されることがなく、不要な電磁波の輻射を抑制することができる。

本発明のさらには他の局面に従う表示装置の駆動方法は、複数の放電セルを選択的に放電させて画像を表示する表示装置の駆動方法であって、複数の放電セルを同時に点灯させる放電セルの点灯率を検出するステップと、検出ステップにより検出された点灯率に応じて駆動パルスを変化させて選択された放電セルに印加し、第1の放電を発生させた後に第2の放電を発生させるステップとを含む。

その表示装置の駆動方法においては、複数の放電セルのうち同時に点灯させる放電セルの点灯率を検出し、検出された点灯率に応じて変化させた駆動パルスを表示パネル内の選択された放電セルに印加して第1の放電を発生させた後に第2の放電を発生させている。したがって、点灯率に応じた最適な駆動パルスを印加することができるので、第1および第2の放電を発生させて発光効率を向上させることができることとともに、第1および第2の放電を繰り返し安定に発生させるこ

とができる。この結果、点灯率に対する発光効率を向上させて消費電力を低減することができる。

第1および第2の放電を発生させるステップは、選択された放電セルに印加する駆動パルスの電圧を増加させて第1の放電を発生させることにより第1の放電の電圧を再び増加させることにより第1の放電を発生させた後に第2の放電を発生させるとともに、検出ステップにより検出された点灯率に応じて駆動パルスを変化させるステップとを含むことが好ましい。

この場合、第1の放電を発生させた後に第2の放電を発生させているので、第1の放電により放電空間が放電し易い状態で第2の放電を行うことができ、第2の放電時の投入電力も削減することができる。また、駆動パルスの電圧を再び増加させることにより第2の放電に必要な放電電流を十分に供給することができる。次の放電のため蓄電荷を確実に形成することができ、以降の第1および第2の放電を繰り返し安定に発生させることができる。

第2の放電を発生させるステップは、第1の放電により駆動パルスの電圧が減少して第1の放電が少なくとも弱められた後に、駆動パルスの電圧を再び増加させることにより第1の放電を続けて第2の放電を発生させるとともに、検出ステップにより検出された点灯率に応じて駆動パルスの電圧を再び増加させるタイミングを変化させるステップを含むことが好ましい。

この場合、第1の放電により駆動パルスの電圧が減少して第1の放電が少なくとも弱められた後に、駆動パルスの電圧を再び増加させることにより第1の放電に続けて第2の放電を発生させている。したがって、第1の放電では放電に必要な最低限の電力だけが投入されるので、第1の放電が弱まり始めた瞬間から電流制限により紫外線の飽和が緩和され、発光効率を向上することができる。このとき、点灯率に応じて駆動パルスの電圧を再び増加させるタイミングを制御しているので、点灯率に応じた最適な状態で第1および第2の放電を発生させることができる。

#### 図面の簡単な説明

図1は、本発明の第1の実施例によるプラズマディスプレイ装置の構成を示す

図2は、図1に示すプラズマディスプレイ装置に用いられるADS方式を説明するための図である。

図3は、図1に示すステインドライバの構成を示す回路図である。

図4は、維持放電時に連続して第1および第2の放電を発生させる場合の図3に示すステインドライバの維持期間の動作の一例を示すタイミング図である。

図5は、図1に示すプラズマディスプレイ装置の放電強度のピーク間隔と発光効率との関係を示す図である。

図6は、図1に示すプラズマディスプレイ装置の放電強度のピーク間隔が1.00nsの場合における図3に示すステインドライバの維持期間の動作を示すタイミング図である。

図7は、図1に示すプラズマディスプレイ装置の放電強度のピーク間隔が3.00nsの場合における図3に示すステインドライバの維持期間の動作を示すタイミング図である。

図8は、図1に示すプラズマディスプレイ装置の放電強度のピーク間隔が5.50nsの場合における図3に示すステインドライバの維持期間の動作を示すタイミング図である。

図9は、図1に示すプラズマディスプレイ装置の放電強度のピーク間隔が6.00nsの場合における図3に示すステインドライバの維持期間の動作を示すタイミング図である。

図10は、図1に示すプラズマディスプレイ装置の消費電力と輝度との関係を示す図である。

図11は、本発明の第2の実施例によるプラズマディスプレイ装置の構成を示すブロック図である。

図12は、図1に示すサブフィールド处理器の構成を示すブロック図である。

図13は、遷延時間が0.0nsの場合における図11に示すサステインドライバの維持期間の動作を示すタイミング図である。

図 1 4 は、遅延時間が 100 ns の場合における図 1 1 に示すサステインドライバの維持期間の動作を示すタイミング図である。

図 1 5 は、遅延時間が 200 ns の場合における図 1 1 に示すサステインドライバの維持期間の動作を示すタイミング図である。

図 1 6 は、遅延時間が 350 ns の場合における図 1 1 に示すサステインドライバの維持期間の動作を示すタイミング図である。

図 1 7 は、図 1 1 に示すプラスマディスプレイ装置の各遅延時間における効率評価値と点灯率との関係を示す図である。

図 1 8 は、図 1 7 に示す各遅延時間における効率評価値と点灯率との関係を基にサブフィールド処理器により遅延時間を点灯率に応じて制御した場合の効率評価値と点灯率との関係を示す図である。

図 1 9 は、図 1 または図 1 1 に示すサステインドライバの他の構成を示す回路図である。

図 2 0 は、図 1 9 に示すサステインドライバの維持期間の動作を示すタイミング図である。

図 2 1 は、本発明の第 3 の実施例によるプラスマディスプレイ装置の構成を示すブロック図である。

図 2 2 は、図 2 1 に示すサステインドライバの構成を示す回路図である。

図 2 3 は、図 2 2 に示すサステインドライバの維持期間の動作を示すタイミング図である。

図 2 4 は、本発明により複数回連続して放電させる場合の維持パルスの波形を示す図である。

図 2 5 は、本発明によるプラスマディスプレイ装置の構成を示すブロック図である。

図 2 6 は、本発明の第 4 の実施例によるプラスマディスプレイ装置の構成を示すブロック図である。

図 2 7 は、図 2 6 に示すサブフィールド処理器の構成を示すブロック図である。

図 2 8 は、完全点灯電圧と点灯率との関係を示す図である。

図 2 9 は、本発明の第 6 の実施例によるプラスマディスプレイ装置の構成を示すブロック図である。

図 3 0 は、図 2 9 に示すサブフィールド処理器の構成を示すブロック図である。

図 3 1 は、遅延時間が 350 ns で維持周期が 8 μ s の場合における図 2 9 に示すサステインドライバの維持期間の動作を示すタイミング図である。

図 3 2 は、維持周期が 6 μ s および 8 μ s の場合における図 2 9 に示すプラスマディスプレイ装置の効率評価値と点灯率との関係を示す図である。

図 3 3 は、点灯率が 80 % 以上になつたときに維持周期を 6 μ s から 8 μ s へ切り換えた場合の効率評価値と点灯率との関係を示す図である。

図 3 4 は、本発明の第 7 の実施例によるプラスマディスプレイ装置の構成を示すブロック図である。

図 3 5 は、図 3 4 に示すサブフィールド処理器の構成を示すブロック図である。

図 3 6 は、本発明の第 8 の実施例によるプラスマディスプレイ装置の構成を示すブロック図である。

図 3 7 は、図 3 6 に示すサブフィールド処理器の構成を示すブロック図である。

図 3 8 は、図 3 6 に示すプラスマディスプレイの効率評価値と点灯率との関係を示す図である。

図 3 9 は、本発明の第 9 の実施例によるプラスマディスプレイ装置の構成を示すブロック図である。

図 4 0 は、図 3 9 に示すインダクタンス制御回路の構成を示すブロック図である。

図 4 1 は、図 3 9 に示すサステンドライバの構成を示す回路図である。

図 4 2 は、インダクタンス値が 0. 6 μ H の場合の各遅延時間における点灯率と効率評価値との関係を示す図である。

図 4 3 は、インダクタンス値が 0. 6 μ H の場合の各遅延時間における点灯率と効率評価値との関係を示す図である。

図 4 4 は、点灯率が 65 % 以上になつたときにインダクタンス値を 0. 6 μ H

から0.36μHへ切り換えた場合の効率評価と点灯率との関係を示す図である。

図4.5は、図4.1に示す可変インダクタンス部の他の例の構成を示す回路図である。

図4.6は、従来のプラズマディスプレイ装置の放電セルの駆動方法を説明するための図である。

図4.7は、従来のプラズマディスプレイ装置のサステインドライバの構成を示す回路図である。

図4.8は、図4.7に示すサステインドライバの維持期間の動作を示すタイミング図である。

#### 発明を実施するための最も良い形態

以下、本発明に係る表示装置の一例としてAC型プラズマディスプレイ装置について説明する。図1は、本発明の第1の実施例によるプラズマディスプレイ装置の構成を示すブロック図である。

図1のプラズマディスプレイ装置は、A/Dコンバータ（アナログ・デジタル変換器）1、映像信号—サブフィールド対応付け器2、サブフィールド処理器3、データドライバ4、スキャンドライバ5、サステインドライバ6およびPDP（プラズマディスプレイパネル）7を備える。

A/Dコンバータ1には、映像信号VDが入力される。A/Dコンバータ1は、アナログの映像信号VDをデジタルの画像データに変換し、映像信号—サブフィールド対応付け器2へ出力する。映像信号—サブフィールド対応付け器2は、1フィールドを複数のサブフィールドに分割して表示するため、1フィールドの画像データから各サブフィールドの画像データSPを作成し、サブフィールド処理器3へ出力する。

サブフィールド処理器3は、サブフィールドごとの画像データSP等からデータドライバ駆動制御信号DS、スキャンドライバ駆動制御信号CSおよびサステインドライバ駆動制御信号USを作成し、それぞれデータドライバ4、スキャンドライバ5およびサステインドライバ6へ出力する。

PDP7は、複数のアドレス電極（データ電極）1.1、複数のスキャン電極（走査電極）1.2および複数のサステイン電極（維持電極）1.3を含む。複数のアドレス電極1.1は、画面の垂直方向に配列され、複数のスキャン電極1.2および複数のサステイン電極1.3は、画面の水平方向に配列されている。また、複数のサステイン電極1.3は、共通に接続されている。アドレス電極1.1、スキャン電極1.2およびサステイン電極1.3の各交点には、放電セル1.4が形成され、各放電セル1.4が画面上の画素を構成する。

データドライバ4は、PDP7の複数のアドレス電極1.1に接続されている。スキャンドライバ5は、各スキャン電極1.2ごとに設けられた駆動回路を内部に備え、各駆動回路がPDP7の対応するスキャン電極1.2に接続されている。サステインドライバ6は、PDP7の複数のサステイン電極1.3に接続されている。

データドライバ4は、データドライバ駆動制御信号DSに従い、書き込み期間において、画像データSPに応じてPDP7の該当するアドレス電極1.1に書き込みバルスを印加する。スキャンドライバ5は、スキャンドライバ駆動制御信号CSに従い、書き込み期間において、シフトバスを垂直走査方向にシフトしつつPDP7の複数のスキャン電極1.2に書き込みバルスを順に印加する。これにより、該当する放電セル1.4においてアドレス放電が行われる。

また、スキャンドライバ5は、スキャンドライバ駆動制御信号CSに従い、維持期間において、周同期な維持バルスをPDP7の複数のスキャン電極1.2に印加する。一方、サステインドライバ6は、サステインドライバ駆動制御信号USに従い、維持期間において、PDP7の複数のサステイン電極1.3に、スキャン電極1.2の維持バルスに対して180°位相のずれた維持バルスを同時に印加する。これにより、該当する放電セル1.4において維持放電が行われる。

図1に示すプラスマディスプレイ装置では、階調表示駆動方式として、ADS（Address Display-Period Separation：アドレス・表示期間分離）方式が用いられている。図2は、図1に示すプラスマディスプレイ装置に適用されるADS方式を説明するための図である。なお、図2では、駆動バルスの立ち下がり時に放電を行う負極性のバルスの例を示しているが、立ち上がり時に放電を行う正極

性のパルスの場合でも基本的な動作は以下と同様である。

ADS方式では、1ファールド ( $1/60\text{秒} = 1.6, 6.7\text{ms}$ ) を複数のサブファールドに時間的に分割する。例えば、8ビットで256階調表示を行う場合には、1ファールドを8つのサブファールドSF1～SF8に分割する。また、各サブファールドSF1～SF8は、セットアップ期間P1、書き込み期間P2、維持期間P3に分離され、セットアップ期間P1において各サブファールドのセットアップ処理が行われ、書き込み期間P2において点灯される放電セル14を選択するためのアドレス放電が行われ、維持期間P3において表示のための維持放電が行われる。

セットアップ期間P1において、サステイン電極13に单一パルスが加えられ、スキャン電極12(図2ではスキャン電極の本数として8本が表示されているが、実際には、例えば40本のスキャン電極が用いられる)にもそれぞれ単一パルスが加えられる。これにより予備放電が行われる。

書き込み期間P2においては、スキャン電極12が順次走査され、アドレス電極11からパルスを受けた放電セル14だけに所定の書き込み処理が行われる。これによりアドレス放電が行われる。

維持期間P3においては、各サブファールドSF1～SF8に重み付けされた値に応じた維持パルスがサステイン電極13およびスキャン電極12へ出力される。例えば、サブファールドSF1では、サステイン電極13に維持パルスが1回印加され、スキャン電極12に維持パルスが1回印加され、書き込み期間P2において選択された放電セル14が2回維持放電を行う。また、サブファールドSF2では、サステイン電極13に維持パルスが2回印加され、スキャン電極12に維持パルスが2回印加され、書き込み期間P2において選択された放電セル14が4回維持放電を行う。

上記のように、各サブファールドSF1～SF8では、サステイン電極13およびスキャン電極12に1回、2回、4回、8回、16回、32回、64回、128回維持パルスが印加され、パルス数に応じた明るさ(輝度)で放電セル14が発光する。すなわち、維持期間P3は、書き込み期間P2で選択された放電セル14が明るさの重み付け量に応じた回数で放電する期間である。

このように、サブファールドSF1～SF8では、それぞれ、1、2、4、8、16、32、64、128の明るさの重み付けがなされ、これらのサブファールドSF1～SF8を組み合わせることにより、明るさのレベルを0～255までの256段階で調整することができます。なお、サブファールドの分割数および重み付け値等は、上記の例に限定されず、種々の変更が可能であり、例えば、動画疑似輪郭を低減するために、サブファールドSF8を二つに分割して二つのサブファールドの重み付け値を64に設定してもよい。

次に、図1に示すサステインドライバ6について詳細に説明する。図3は、図1に示すサステインドライバ6の構成を示す回路図である。なお、スキャンドライバ5は、サステインドライバ6と同様に構成され、同様に動作するので、スキャンドライバ5に関する詳細な説明を省略し、サステインドライバ6についてのみ、以下詳細に説明する。また、以下の説明では、駆動パルスの立ち上がり時に放電を行なう正極性のパルスの例を示しているが、立ち下がり時に放電を行う負極性のパルスを用いてもよい。

図3に示すサステインドライバ6は、FET(電界効果型トランジスタ)、以下トランジスタと称す)Q1～Q4、回収コンデンサンサC1、回収コイルL、ダイオードD1、D2および電流制限素子ILを含む。トランジスタQ1は、一端が電源端子V1に接続され、他端がノードN1に接続される。電源端子V1には、電圧V<sub>SUS</sub>が印加される。電流制限素子ILは、例えば、所定の抵抗値を有する抵抗から構成され、その一端には制御信号S1が入力され、他端はトランジスタQ1のゲートと接続される。トランジスタQ2は、一端がノードN1に接続され、他端が接地端子に接続され、ゲートには制御信号S2が入力される。

ノードN1は、例えば4～8本のサステイン電極13に接続されているが、図3では、複数のサステイン電極13と接地端子との間の全容量に相当するバネル容量C<sub>D</sub>が示されている。なお、この点に関しては、以下の他の実施例によるサステインドライバ6についても同様である。

回収コンデンサンサC1は、ノードN3と接地端子との間に接続される。トランジスタQ3およびダイオードD1は、ノードN3とノードN2との間に直列に接続

される。ダイオードD 2およびトランジスタQ 4は、ノードN 2とノードN 3との間に直列に接続される。トランジスタQ 3のゲートには、制御信号S 3が入力され、トランジスタQ 4のゲートには制御信号S 4が入力される。回収コイルLは、ノードN 2とノードN 1との間に接続される。

本実施例では、PDP 7が表示パネルに相当し、スキャンドライバ5およびサステンドライバ6が第1および第2の駆動回路ならびに最終駆動回路に相当し、映像信号-サブフィールド対応付器2が変換回路に相当する。また、回収コイルL、回収コンデンサンサC 1、トランジスタQ 3およびダイオードD 1が第1の駆動回路に相当し、トランジスタQ 1、電流制限素子11および電源端子V 1が第2の駆動回路に相当する。また、回収コンデンサンサC 1が第1の容量性素子に相当し、回収コイルLがインダクタンス回路およびインダクタンス素子に相当し、回収コンデンサンサC 1、トランジスタQ 3およびダイオードD 1が共振駆動回路に相当し、トランジスタQ 1が電界効果型トランジスタに相当し、電流制限素子11が電流制限回路に相当する。

図4は、維持放電時に連続して第1および第2の放電を発生させる場合の図3に示すサステンドライバ6の維持期間の動作の一例を示すタイミング図である。図4には、図3のノードN 1の電圧、PDP 7の放電強度LR、およびトランジスタQ 1～Q 4に入力される制御信号S 1～S 4が示される。なお、制御信号S 1～S 4は、サステンドライバ駆動制御信号USとしてサブフィールド処理器3から出力される信号である。

また、放電強度は、以下の方法により測定している。キセノンを含む混合ガスを用いたPDPの場合、その発光は、共鳴単位のキセノンから放電時に発生する真空紫外線(波長147nm)を利用している。この真空紫外線は、PDPの前面ガラス越しに空気中で観察することはできない。一方、共鳴単位のさらに上のエネルギー単位から共鳴単位への遷移の際に近赤外線(波長828nm)が放出され、この近赤外線が放電強度にほぼ比例すると考えられるため、本明細書では、近赤外域に分光感度特性を有するアバランシェ・フォトダイオード等を用いて、一つの放電セルについて近赤外線の強度を測定し、これを放電強度としている。

したがって、以下に説明する連続した第1および第2の放電とは、一つの放電セルごとに第1の放電に続いて第2の放電が行われ、PDPの点灯すべきすべての放電セルが必ず2回放電することを意味し、放電セルのばらつきにより早く放電する放電セルと遅く放電する放電セルが異なるタイミングで各々1回だけ放電を行うような場合は含まれない。

まず、期間TAにおいて、制御信号S 2がローレベルになりトランジスタQ 2がオフし、制御信号S 3がハイレベルになりトランジスタQ 3がオンする。このとき、制御信号S 1はローレベルになりトランジスタQ 1はオフし、制御信号S 4はローレベルになりトランジスタQ 4はオフしている。したがって、回収コンデンサンサC 1がトランジスタQ 3およびバネル容量CPによってLC共振により、ノードN 1の電圧が接地電位Vgから滑らかに上昇する。このとき、回収コンデンサンサC 1の電荷がトランジスタQ 3、ダイオードD 1および回収コイルLを介してバネル容量CPへ放出される。

ノードN 1の電圧が上昇し、維持期間における放電開始電圧を越え、放電セル14が第1の放電を開始すると、放電強度LRが上昇し始める。その後、第1の放電がある程度大きくなり、必要とされる放電電流が回収コンデンサンサC 1と回収コイルLで構成される回路の電流供給能力を越えると、ノードN 1の電圧が極大値Vpuから極小値Vpbへ下降し、第1の放電が弱まり、これに応じて放電強度LRも低下する。第1の放電が弱まり始めた瞬間から電流制限により紫外線放出現量の飽和が緩和され始め、その後放電電流に対する紫外線の飽和が少なくなり、発光効率が向上する。

次に、期間TBにおいて、制御信号S 1がハイレベルになりトランジスタQ 1がオンし、制御信号S 3がローレベルになりトランジスタQ 3がオフする。このとき、制御信号S 1の電流は、電流制限素子11により制限され、トランジスタQ 1のチャネルを形成するための電荷がトランジスタQ 1のゲートを介して緩やかに充電される。したがって、トランジスタQ 1のチャネルの開放速度が遅くなり、期間TAにおける立ち上がり速度(電圧/時間)より遅い立ち上がり速度でノードN

1 の電圧が緩やかに  $V_{s u s}$  まで上昇する。したがって、維持パルス  $P_{s u}$  に急峻に変化するエッジ部が形成されず、不要な電磁波の輻射が抑制される。

また、電磁波の輻射が問題となる場合は、電流制限素子  $I_1$  は設けない構成としてもよい。この場合、接地電位  $V_g$  から極大値  $V_{D u}$  に達するまでの立ち上がり速度（電圧／時間）より早い立ち上がり速度でノード N 1 の電圧が  $V_{s u}$  まで上昇する。

ノード N 1 の電圧が極小値  $V_{D b}$  から上昇し、再び放電開始電圧を越えると、放電セル 1-4 が第 1 の放電に統して第 2 の放電が開始され、放電強度  $I_R$  も再び上昇し始める。このとき、第 1 の放電に統して第 2 の放電を発生させていため、第 2 の放電時には、第 1 の放電により放電空間に残留する荷電粒子および励起原子等のプライミング効果により放電し易い状態となり、第 2 の放電を安定に行なうことができる。

また、第 2 の放電時には、電源端子  $V_1$  から放電電流が制限されることなく、十分に供給されるため、第 2 の放電が十分な強度すなわち第 1 の放電のピーク値よりも大きなピーク値を有し、次の第 1 の放電に必要な壁電荷が十分に蓄えられ、維持放電を安定して繰り返すことができる。

その後、ノード N 1 の電圧が  $V_{s u s}$  に保持されると、従来と同様に第 2 の放電が停止し、これに応じて放電強度  $I_R$  も低下する。

上記のように放電セル 1-4 に連続して第 1 および第 2 の放電を発生させると、以下の理由により発光効率が向上するものと考えられる。

まず、第 1 の放電では、回収コンデンサンサ C 1 から回収コイル L 1 を介して放電に必要な電荷が供給されており、このため供給される電流はバネル容量  $C_D$  と回収コイル L 1 の共振回路で決まる値に制限される。さらに、放電電流の供給源が回収コンデンサンサ C 1 であるため、放電が大きくなると十分な電荷を供給することができず、ノード N 1 の電圧の低下とともに第 1 の放電が弱まりまたは停止する。すなわち、第 1 の放電では、インダクタンス素子等を介すことなく接続され十分な電荷を供給することができる電源からの電流供給による放電の場合と異なり、放電に必要な最低限の電荷しか供給されないため、第 1 の放電が弱まり始めた瞬間から電流制限により紫外線放出量の飽和が緩和され始め、その後放電電流に対する

る紫外線の飽和が少くなり、発光効率が向上する。したがって、放電セル 1-4 の蛍光体発光に寄与しない余分な放電電流が流れないため、投入電力に対する発光効率を向上することができます。

また、第 2 の放電では、第 1 の放電により壁電圧が減少し、放電空間にかかる実効的な電圧がかなり低い状態すなわち過剰に電圧を印加しない状態で放電が行われ、第 2 の放電でも発光効率がある程度向上される。

このように、第 1 および第 2 の放電を連続して行うことにより発光効率を向上することができるので、投入電力に対する発光効率を向上させて消費電力を低減することができます。また、投入電力を低下させない場合は、この発光効率の向上により節約された電力を発光回数の増加による表示輝度の向上に当てることができる。

次に、期間 T C において、制御信号 S 1 がローレベルになりトランジスタ Q 1 がオフし、制御信号 S 4 がハイレベルになりトランジスタ Q 4 がオンする。したがって、回収コンデンサンサ C 1 がダイオード D 2 およびトランジスタ Q 4 を介して回収コイル L 1 に接続され、回収コイル L 1 およびバネル容量  $C_D$  による LC 共振により、ノード N 1 の電圧が緩やかに降下する。このとき、バネル容量  $C_D$  に蓄えられた電荷は、回収コイル L 1 、ダイオード D 2 およびトランジスタ Q 4 を介して回収コンデンサンサ C 1 に蓄えられ、電荷が回収される。

次に、期間 T D において、制御信号 S 2 がハイレベルになりトランジスタ Q 2 がオンし、制御信号 S 4 がローレベルになりトランジスタ Q 4 がオフする。したがって、ノード N 1 が接地端子に接続され、ノード N 1 の電圧が降下し、接地電位  $V_g$  に固定される。

上記の動作を維持期間において繰り返し行うことにより、接地電位  $V_g$  から電圧  $V_{s u s}$  に立ち上るときに、連続して第 1 および第 2 の放電を発生させる周期的な維持パルス  $P_{s u}$  を複数のサステイン電極 1-3 に印加することができる。なお、上記と同様にして、スキャン電極 1-2 にも、スキャンドライバ 5 により上記の維持パルス  $P_{s u}$  と同様の波形を有し、180° 位相のずれた維持パルスが周期的に印加される。

次に、上記のように連続して第 1 および第 2 の放電を発生させた場合の第 1 の

放電のピーク値と第2の放電のピーク値との関係について説明する。

図5は、図1に示すプラズマディスプレイ装置の放電強度のピーク間隔と発光効率との関係を示す図であり、図6～図9は、図1に示すプラズマディスプレイ装置の放電強度のピーク間隔が100ns、300ns、550ns、600nsの場合における図3に示すステンドライバ6の維持期間の動作を示すタイミング図である。

なお、図5の縦軸の発光効率は、無効電力を除いた投入電力に対する発光効率(1m/W)であり、横軸のピーク間隔は、上記の近赤外線の測定による放電度における第1の放電のピーク値と第2の放電のピーク値とのピーク間隔(ns)である。また、図6～図9には、図3のノードN1の電圧、PDP7の放電角度LR、およびトランジスタQ1～Q4に入力される制御信号S1～S4が示される。

また、図6～図9に示す各タイミング図では、維持パルスの維持周期を十分に長く設定した場合を示しており、制御信号S1がハイレベルに変化するタイミング(制御信号S3がローレベルに変化するタイミング)が異なる点を除き、図4に示すタイミング図と同様である。

図5に示すように、ピーク間隔が100ns以上に第1の放電による発光効率の向上効果が現れ、ピーク間隔が300nsのときに第1の放電による発光効率の向上効果が最大となる。その後、ピーク間隔が500nsまでは第1の放電による発光効率の向上効果がほぼ最大の状態に持続され、ピーク間隔が550nsを超えると発光効率が急激に低下する。以下、各ピーク間隔における放電状態について詳細に説明する。

まず、図6に示すように、ピーク間隔が100nsの場合、回収コイルしおよびバネル容量CpによるLC共振により、ノードN1の電圧が接地電位VGから滑らかに上昇し、放電開始電圧を超えると第1の放電が開始され、放電強度LRが上昇し始める。その後、第1の放電がある程度大きくなり、必要とされる放電流が回収コンデンサC1と回収コイルしで構成される回路の電流供給能力を越えると、ノードN1の電圧が極大値Vp1から極小値Vpbへ低下して第1の放

電が弱められ、これに応じて放電強度LRもや低下する。ここで、第1の放電が弱まり始めた瞬間から電流制限により紫外線放出量の飽和が緩和され始め、その後ノードN1の電圧が再び上昇するまでの期間において放電電流に対する紫外線の飽和が少くなり、発光効率が向上する。

次に、電源端子V1から放電電流が供給され、ノードN1の電圧が再び上昇すると、第1の放電に続いて第2の放電が発生し、放電強度LRも再び上昇する。このとき、第2の放電が十分な強度すなわち第1の放電のピーク値より大きさないで、次の第1の放電に必要な壁電荷が十分に蓄えられ、維持放電を安定して繰り返すことができる。

次に、図7に示すように、ピーク間隔が300nsの場合、第1の放電時の極小値Vpbがさらに低下して第1の放電は一旦完全に終了し、その後電源端子V1から放電電流が供給されると第2の放電が発生する。このように、第1の放電と第2の放電とが分離した状態で連続して行われ、第2の放電のピーク値は、第1の放電のピーク値より大きくなる。

この場合、第1の放電が弱まり始めた瞬間から第1の放電が停止するまで電流制限により紫外線放出量の飽和が緩和され、第1の放電による発光効率の向上効果を完全に享受することができる。また、第2の放電が十分な強度すなわち第1の放電のピーク値より大きさないで、次の第1の放電に必要な壁電荷が十分に蓄えられ、維持放電を安定して繰り返すことができる。

次に、図8に示すように、ピーク間隔が550nsの場合、第1の放電は一旦完全に終了後、所定期間経過後、電源端子V1から放電電流が供給されると第2の放電が発生する。このように、第1の放電と第2の放電とがより分離した状態で連続して行われ、第2の放電のピーク値は、第1の放電のピーク値とほぼ等しくなる。

この場合、第1の放電が弱まり始めた瞬間から第1の放電が停止するまで電流制限により紫外線放出量の飽和が緩和され、第1の放電による発光効率の向上効果を完全に享受することができる。また、第2の放電が第1の放電のピーク値と等しいピーク値を有しているので、次の第1の放電に必要な壁電荷を蓄えること

ができ、維持放電を安定して繰り返すことができる。

次に、図9に示すように、ピーク間隔が6.00 nsの場合、第1の放電時の極小値V<sub>D</sub>bは図7の場合とほぼ同じ電圧まで低下して第1の放電は一旦完全に終了した後、さらに所定期間経過後、電源端子V1から放電電流が供給されると第2の放電が発生する。このように、第1の放電と第2の放電とが分離しきた状態で連続して行われ、第2の放電のピーク値は、第1の放電のピーク値より小さくなる。

この場合、第1の放電と第2の放電とが分離されすぎているため、第2の放電を発生させるときには第1の放電による放電空間のプライミング効果を十分に享受することができず、第2の放電は第1の放電よりも小さな放電となり、放電強度LRも低下する。また、このピーク間隔で維持放電を繰り返す場合、次の第1の放電に必要な壁電荷の形成が不十分となり、維持放電を繰り返すうちに徐々に第1および第2の放電が小さくなり、やがて放電しなくなる。

上記の結果、第1の放電による発光効率の向上効果を得るために、ノードN1の電圧が第1の放電により低下して第1の放電が少なくとも弱まった後に、ノードN1の電圧を再び上昇させて第2の放電を発生させることが好ましく、本実施例の場合は、第1の放電のピーク値と第2の放電のピーク値とのピーク間隔が1.00 ns以上になることが好ましい。

また、第2の放電による維持放電の繰り返し安定性を得るために、第1の放電によるプライミング効果が得られる間にノードN1の電圧を再び上昇させて第2の放電を発生させることが好ましく、本実施例の場合は、第1の放電のピーク値と第2の放電のピーク値とのピーク間隔が5.50 ns以下になると好ましく、1.50 ns以上5.50 ns以下であることが好ましく、2.00 ns以上5.00 ns以下であることが好ましい。前者の場合、第1の放電

したがって、第1の放電のピーク値と第2の放電のピーク値とのピーク間隔は1.00 ns以上5.50 ns以下であることが好ましく、この場合、第1の放電による発光効率の向上効果および第2の放電による維持放電の繰り返し安定性を得ることができ。また、第1の放電のピーク値と第2の放電のピーク値とのピーク間隔は、1.50 ns以上5.50 ns以下であることが好ましく、2.00 ns以上5.00 ns以下であることが好ましい。前者の場合、第1の放電

による発光効率の向上効果をより高くすることができますが、後者の場合、第1の放電による維持放電の繰り返し安定性も十分に得ることができます。

また、第1の放電のピーク値と第2の放電のピーク値とのピーク間隔は、3.00 ns以上5.50 ns以下であることがより好ましく、2.00 ns以上4.00 ns以下であることが好ましい。前者の場合、第1の放電による発光効率の向上効果をほぼ最大限に得ることができ、後者の場合は、第1の放電による維持放電の向上効果を最大限に得ることができるとともに、第2の放電による発光効率の繰り返し安定性もより十分に得ることができます。

次に、上記のように連続して第1および第2の放電を発生させた場合の消費電力と輝度との関係について説明する。図10は、図1に示すスマディスプレイ装置の消費電力と輝度との関係を示す図である。なお、図中、白丸は本実施例のスマディスプレイ装置により連続して第1および第2の放電を行った場合の測定値を示し、黒丸は比較例として従来のように1回だけ放電させた場合の測定値を示し、横軸の消費電力(W)は、PDPの充放電電力を含む維持時間の総合的な電力であり、縦軸の輝度(cd/m<sup>2</sup>)は、実際にPDPから発生される輝度を測定したものである。

図10に示すように、PDP7上の点灯率が4.0%の場合、本実施例のように連続して第1および第2の放電を行う場合、従来のように1回しか放電させない場合と比較して同一消費電力で輝度が上昇していることがわかる。具体的には、連続して第1および第2の放電を行った場合に消費電力が約3.96(W)のとき輝度が約4.52(cd/m<sup>2</sup>)となり、1回だけ放電させた場合に消費電力が約4.21(W)のとき輝度が約4.51(cd/m<sup>2</sup>)となり、連続して第1および第2の放電を行うことにより、消費電力を約6%低減することができた。

また、点灯率が7.0%の場合、図示のように、連続して第1および第2の放電を行った場合、従来のように1回しか放電させない場合に比べて大幅に輝度が上昇していることがわかる。具体的には、連続して第1および第2の放電を行った場合に消費電力が約5.99(W)のとき輝度が約4.67(cd/m<sup>2</sup>)となり、1回だけ放電させた場合に消費電力が約6.85(W)のとき輝度が約4.45(cd

$\text{m}^2$ ) となり、消費電力を約1.2%低減することができた。

このように、連続して第1および第2の放電を行う場合、点灯率により投入電力に対する発光効率が向上し、消費電力をより低減できることがわかる。一方、点灯率によっては連続して第1および第2の放電を行うと逆に発光効率が低下して消費電力が増大する場合がある。このため、以下の各実施例では、サブフィールドごとの点灯率に応じて放電状態を変化させ、点灯率に応じた最適な状態で維持放電を行っている。

次に、本発明の第2の実施例によるプラズマディスプレイ装置について説明する。図1.1は、本発明の第2の実施例によるプラズマディスプレイ装置の構成を示すブロック図である。

図1.1に示すプラズマディスプレイ装置と図1に示すプラズマディスプレイ装置とで異なる点は、サブフィールド点灯率測定器8が付加され、サブフィールド処理器3がサブフィールドごとの点灯率に応じて維持パルスが再び立ち上がるタイミングを制御するサブフィールド処理器3'に変更された点であり、その他の点は図1に示すプラズマディスプレイ装置と同様であるので、同一部分には同一符号を付し、以下異なる部分についてのみ詳細に説明する。

図1.1に示すサブフィールド点灯率測定器8は、サブフィールドごとの画像データS Pから、PDP7上で同時に駆動される放電セル1.4の点灯率を検出し、その結果をサブフィールド点灯率信号S Lとしてサブフィールド処理器3'へ出力する。

ここで、点灯率とは、独立に点灯／非点灯の状態に制御することができる放電空間の最小単位を放電セルと呼ぶとする、

$$(点灯率) = (\text{同時に点灯させる放電セルの数}) / (\text{PDPの全放電セル数})$$

をいうものとする。

具体的には、サブフィールド点灯率測定器8は、映像信号—サブフィールド対応付け器2によって生成されるサブフィールドごとの放電セルの点灯／非点灯を表す1ビット情報を分解された映像信号情報を用いてすべてのサブフィールドの点灯率を別々に計算し、その結果をサブフィールド点灯率信号S Lとしてサブフィールド処理器3'へ出力する。

例えば、サブフィールド点灯率測定器8は、内部にカウンタを備え、点灯／非点灯を表す1ビット情報に分解された映像信号情報が点灯を表す場合にカウンタの値を1ずつ増加させることにより点灯している放電セルの総数をサブフィールドごとに求め、これをPDP7のすべての放電セル数で除算して点灯率を求める。

サブフィールド処理器3'は、サブフィールドごとの画像データS Pおよびサブフィールド点灯率信号S L等からデータドライバ駆動制御信号D S、スキャンドライバ駆動制御信号C Sおよびサステインドライバ駆動制御信号U Sを作成し、それぞれデータドライバ4、スキャンドライバ5およびサステンドライバ6へ出力する。

スキャンドライバ5およびサステインドライバ6は、後述するように、スキャンドライバ駆動制御信号C Sおよびサステンドライバ駆動制御信号U Sに従い、維持期間においてサブフィールド点灯率信号S Lに応じて維持パルスが再び立ち上がるタイミングを変化させる。

図1.2は、図1.1に示すサブフィールド処理器3'の構成を示すブロック図である。図1.2に示すサブフィールド処理器3'は、点灯率／遅延時間UT (ルックアップテーブル) 3.1、遅延時間決定部3.2、基本制御信号発生器3.3および遅延器3.4、3.5を含む。

点灯率／遅延時間UT3.1は、遅延時間決定部3.2と接続され、実験データに基づく点灯率と遅延時間T dとの関係をテーブル形式で記憶している。例えば、点灯率が0～45%に対して遅延時間T dとして100nsが記憶され、点灯率が45～60%に対して遅延時間として200nsが記憶され、点灯率が60～100%に対して遅延時間として350nsが記憶されている。

ここで、遅延時間T dとは、回収コイルおよびネル容量C Pの共振により定まる電圧上昇曲線に従いサステイン電極1.3の電位が上昇して放電が発生する放電開始電圧V s tに達した時刻を原点時刻とし、この原点時刻から制御信号S 1がハイレベルになるまでの時間をいうものと定義する。従来は、この遅延時間T dが0nsとなるタイミングで制御信号S 1をハイレベルにして維持電圧V s u sを与える電源から放電電流を供給することにより無効電力の回収と安定放電

との両立を図つていた。

遅延時間決定部 3 2 は、遅延器 3 4、3 5 と接続され、サブフィールド点灯率 S L に応じて対応する遅延時間  $T_d$  を点灯率／遅延時間 LUT 3 1 から読み出し、読み出した遅延時間  $T_d$  だけ遅延動作を行うように遅延器 3 4、3 5 を制御する。なお、遅延時間  $T_d$  の決定は、上記のように実験データに基づく点灯率と遅延時間  $T_d$  との関係をテーブル形式で記憶する例に特に限定されず、点灯率と遅延時間  $T_d$  との関係を表す近似式から点灯率に対応する遅延時間  $T_d$  を求めるようにしてよい。

基本制御信号発生器 3 3 は、サステインドライバ駆動制御信号 U S として制御信号 S 1～S 4 を出力し、制御信号 S 1、S 3 はそれぞれ遅延器 3 4、3 5 へ出力され、制御信号 S 2、S 4 はそのままサステインドライバ 6 へ出力される。遅延器 3 4 は、遅延時間決定部 3 2 により決定された遅延時間  $T_d$  だけ制御信号 S 1 の立ち上がりエッジを遅延させ、遅延器 3 5 は、遅延時間決定部 3 2 により決定された遅延時間  $T_d$  だけ制御信号 S 3 の立ち下がりエッジを遅延させ、それぞれサステインドライバ 6 は、制御信号 S 1 がローレベルになつたときに制御信号 S 3 をローレベルにしても上記と同様に動作することができ、この場合は、遅延器 3 5 を省略することができる。

上記の構成により、サブフィールド処理器 3' は、サブフィールド点灯率測定器 8 により測定された点灯率に応じて遅延時間  $T_d$  を変化させ、制御信号 S 1 がハイレベルになるタイミングおよび制御信号 S 3 がローレベルになるタイミングを制御する。

本実施例では、スキャンドライバ 5 およびサステインドライバ 6 が第 1 および第 2 の駆動回路ならびに駆動回路に相当し、サブフィールド点灯率測定器 8 が検出回路およびサブフィールド点灯率検出回路に相当し、サブフィールド処理器 3' が制御回路に相当し、その他の点は第 1 の実施例と同様である。

なお、スキャンドライバ 5 についても上記と同様にサブフィールド処理器 3' により制御され、同様にサブフィールドごとの点灯率に応じてスキャン電極 1 2 に印加される維持パルスが再び立ち上がるタイミングが制御される。

図 1 3～図 1 6 は、遅延時間  $T_d$  が 0 ns、1 00 ns、2 00 ns、3 50

ns の場合における図 1 1 に示すサステインドライバ 6 の維持期間の動作を示すタイミング図である。図 1 3～図 1 6 には、維持パルスの維持周期が 6  $\mu$  s の場合における、図 3 のノード N 1 の電圧、PDP 7 の放電強度 L R、およびトランジスタ Q 1～Q 4 に入力される制御信号 S 1～S 4 が示される。なお、図 1 3～図 1 6 に示す各タイミング図では、制御信号 S 1 がハイレベルに変化するタイミング（制御信号 S 3 がローレベルに変化するタイミング）が異なる点を除き、図 4 に示すタイミング図と同様であるので、以下異なる点についてのみ詳細に説明する。

まず、図 1 3 に示すように、遅延時間  $T_d$  が 0 ns の場合、期間 TAにおいて、回収コイル L およびバネル容量 C P による LC 共振により、ノード N 1 の電圧が接地電位 V G から滑らかに上昇し、放電開始電圧 V S t を超えると維持放電が発生する。このとき、制御信号 S 1 がハイレベルになり、ノード N 1 の電圧が電源端子 V 1 から供給される維持電圧 V S us まで上昇し、従来と同様に電源から放電電流が供給される放電が 1 回行われ、放電強度 L R が 1 回上昇する。すなわち、図 1 3 に示す遅延時間  $T_d$  が 0 ns の場合は、従来と同様に電源から放電電流が供給され、1 回の放電を行う場合を示している。

次に、図 1 4 に示すように、遅延時間  $T_d$  が 1 00 ns の場合、期間 TAにおいて回収コイル L およびバネル容量 C P による LC 共振により、ノード N 1 の電圧が接地電位 V G から滑らかに上昇し、放電開始電圧 V S t を超えると第 1 の放電が開始され、放電強度 L R が上昇し始める。その後、第 1 の放電がある程度大きくなり、必要とされる放電電流が回収コントンサ C 1 と回収コイル L で構成される回路の電流供給能力を越えると、ノード N 1 の電圧が極大値 V P u から極小値 V P b へ降下して第 1 の放電が弱められ、これに応じて放電強度 L R も低下する。ここで、第 1 の放電が弱まり始めた瞬間から電流制限により紫外線放出量の急和が緩和され始め、その後ノード N 1 の電圧が再び上昇するまでの期間において放電電流に対する紫外線の飽和が少なくななり、発光効率が向上する。

次に、図 1 3 に示すタイミングから制御信号 S 1 がオンすると、電源端子 V 1 から放電を 1 00 ns 遅延させてトランジスタ Q 1 をオンすると、電源端子 V 1 から放

電電流が供給され、ノードN1の電圧が再び上昇し、第1の放電に続いて第2の放電が発生し、放電強度LRも再び上昇する。

このとき、第2の放電が十分な強度をなすか第1の放電のピーク値より大きなピーク値を有しているので、次の第1の放電に必要な壁電荷が十分に蓄えられ、維持放電を安定して繰り返すことができる。

次に、図15に示すように、遅延時間Tdが200nsの場合、図14と同様に第1および第2の放電が連続して行われるが、回取コンデンサC1から第1の放電に必要な電荷が供給される期間がより長くなる。このため、十分な電荷を供給することができない期間が長くなり、ノードN1の極小値Vpbがさらに低下して第1の放電がより強まり、放電強度LRもより低下する。このとき、放電電流に対する紫外線の飽和はより少くなり、かつその期間が長くなり、より発光効率が向上する。

次に、図13に示すタイミングから制御信号S1がハイレベルになるタイミングを200ns遅延させてトランジスタQ1をオンすると、電源端子V1から放電に必要な電荷が供給されて第2の放電が発生し、再び放電強度LRが上昇する。このように、遅延時間Tdが100nsから200nsに変化すると、ノードN1の極小値Vpbがさらに低下し、第1の放電と第2の放電がより分離した状態となり、第1の放電により発光効率がより向上される。

次に、図16に示すように、遅延時間Tdが350nsの場合、第1の放電時の極小値Vpbがさらに低下して第1の放電は一旦完全に終了し、その後制御信号S1がハイレベルになり電源端子V1から放電電流が供給されると第2の放電が発生する。このように、第1の放電と第2の放電とが分離しそぎた状態で連続して行われ、第2の放電のピーク値は、第1の放電のピーク値より小さくなる。

この場合、第1の放電と第2の放電とが分離されすぎているため、第2の放電を起こすときに放電空間のブライミング効果を十分に享受することができます、第2の放電は第1の放電より小さな放電となり、放電強度LRも低下する。また、この遅延時間Tdで維持放電を繰り返す場合、次の第1の放電に必要な壁電荷の形成が不十分となり、維持放電を繰り返すうちに徐々に第1および第2の放電が小さくなり、やがて放電しなくなる場合がある。

次に、上記の各遅延時間における消費電力と点灯率との関係について説明する。  
・図17は、図11に示すプラスマディスプレイ装置の各遅延時間における効率評価値と点灯率との関係を示す図である。

なお、図中、黒丸は遅延時間Tdが0nsの場合を示し、白丸は遅延時間Tdが100nsの場合を示し、黒四角は遅延時間Tdが200nsの場合を示し、白三角は遅延時間Tdが350nsの場合を示している。また、図の縦軸の効率評価値は、それぞれの点灯率における遅延時間0nsの（輝度／消費電力（PD）Pの充放電電力を含む）を効率の基準とし、この値で各遅延時間における（輝度／消費電力（PD）Pの充放電電力を含む）の値を除算して正規化した値である。すなわちこの効率評価値が大きいほど同じ輝度で比較した消費電力が小さくなることを示している。また、図の横軸はサブフィールドごとの点灯率（%）である。

図17に示すように、点灯率が0～25%の範囲では遅延時間が0nsの場合が最も消費電力が低く、点灯率が25～45%の範囲では遅延時間が100nsの場合が最も消費電力が低く、点灯率が45～60%の範囲および85～100%の範囲では遅延時間が200nsの場合が最も消費電力が低く、点灯率が60～85%の範囲では遅延時間が350nsの場合が最も消費電力が低くなっている。

このように、点灯率が所定値以上になつた場合、遅延時間の増加とともに消費電力が低減されるが、遅延時間が増加しすぎると効率評価値が低下し、逆に消費電力が増加することがわかる。

図18は、図17に示す各遅延時間における効率評価値と点灯率との関係を基にサブフィールド処理器3'により遅延時間Tdを点灯率に応じて制御した場合の効率評価値と点灯率との関係を示す図である。

図18に示す実線は、点灯率が0～45%の場合に遅延時間Tdを100nsに設定し、点灯率が45～60%の場合に遅延時間Tdを200nsに設定し、点灯率が60～100%の場合に遅延時間Tdを350nsに設定したときの効率評価値と点灯率との関係を示している。

すなわち、第1および第2の放電を行うとともに、遅延時間Tdを点灯率に応

じて増加させた場合を示している。この場合、点灯率が0～20%では効率評価値が1より小さくなり、従来より発光効率が低下しているが、他の点灯率では十分に発光効率が向上しており、全体的には消費電力を低減することができる。

次に、図18の一点鎖線で示す部分は、点灯率が0～25%のとき遅延時間Tdを0nsに設定した場合の効率評価値と点灯率との関係を示している。すなわち、点灯率が所定値、例えば25%未満の場合に第1および第2の放電を発生させ、点灯率が所定値(25%)未満の場合、従来と同様に電源端子V1から放電電流を供給して1回の放電を行わせる場合を示している。この場合、点灯率が0～25%の場合に効率評価値が1となり、消費電力をより低減することができる

次に、図18の二点鎖線で示す部分は、点灯率が8.5～100%のとき遅延時間Tdを200nsに設定した場合の効率評価値と点灯率との関係を示している。すなわち、点灯率が所定値、例えば85%以上の場合に遅延時間Tdを減少させる場合を示している。この場合、点灯率が8.5～100%に対して効率評価値がさらに向上しており、消費電力をさらに低減することができる。

このように、維持パルスPsuが再び立ち上がるタイミングすなわち制御信号S1がハイレベルになるタイミングを点灯率に応じて制御する場合、PDPの点灯率と消費電力との特性に応じて種々の制御を行うことができ、点灯率の増加に応じて遅延時間Tdを順次増大させたり、点灯率が所定値以上になるまで従来と同様に一回の放電を行い、所定値以上になったときに第1および第2の放電を発生させたり、点灯率の増加に応じて遅延時間Tdを増大させた後、点灯率がさらに増加して所定値以上になった場合に遅延時間Tdを短縮する等の種々の制御を行ふことができる。

なお、遅延時間を所定値以上に増加させると、放電が不安定になる場合があるが、この場合、外部から回取コントローラC1へ電荷を供給したり、維持期間の維持パルスの周波数を低くすることにより、安定に連続して放電を行わせることができる。

また、従来と同様に放電を一回だけ発生させる場合は発光効率が向上せず輝度も変化しないが、急速に放電が一回だけの状態から第1および第2の放電の状態

に変化させた場合、発光効率が急激に変化してPDP7上の輝度も急激に変化し、視覚的に違和感を与える可能性があるが、サブフィールドごとの点灯率が大きくなるに従い、制御信号S1がハイレベルになるタイミングが順次遅くなるようになり、1回の放電から第1および第2の放電へ次第に変化させることにより、輝度を順次上昇させ、視覚的な違和感がないようにすることができる。

また、視覚的違和感がないように1回の放電から第1および第2の放電へ切り換える制御として、上述した制御の他に、信号処理で映像信号レベルを変化させることにより、1回の放電で得られる輝度と第1および第2の放電で得られる輝度との差を目立たなくして切り換える制御も同様の効果が得られることは言うまでもない。

上記のように、本実施例では、維持パルスの立ち上がり時に第1および第2の放電を連続して発生させることにより、投入電力に対する発光効率を向上させ、消費電力を低減することができる。また、サブフィールドごとの点灯率に応じて維持パルスが再び立ち上がるタイミングを制御しているので、発光効率を次第に向上させ、視覚的に違和感のない状態で消費電力を低減することができる。

なお、1つの発光から2つの発光に切り換わるサブフィールドの点灯率は、総合的に消費電力を低減することができ、視覚的に違和感がないものであれば、特に限定されない。

次に、図1または図11に示すプラスマディスプレイ装置に適用される他のサステインドライバについて説明する。図19は、図1または図11に示すサステインドライバの他の構成を示す回路図である。図19に示すサステインドライバ6' と図3に示すサステインドライバ6とで異なる点は、ノードN2とノードN1との間に回取コイルLおよびダイオードDDが直列に付加された点であり、その他の点は図3に示すサステインドライバ6と同様であるので、同一部分には同一符号を付し、以下詳細な説明を省略する。なお、図19に示すサステインドライバ6' を図1に示すプラスマディスプレイ装置に適用する場合、スキャンドライバ5も以下と同様に変更される。

図19に示すサステインドライバ6' では、ノードN2とノードN1との間に回取コイルLおよびダイオードDDが直列に接続され、回取コイルLと回取コ

イルLしとが並列に接続される。従って、ノードN1からノードN2へ電流が流れの場合、回収コイルL<sub>1</sub>、L<sub>2</sub>がともにLC共振動作に寄与し、ノードN2からノードN1へ電流が流れの場合、ダイオードDDにより回収コイルL<sub>1</sub>に流れる電流が制限され、回収コイルLののみがLC共振動作に寄与する。

図20は、図19に示すサステンドライバ6'の維持期間の動作を示すタイミング図である。図20に示すタイミング図と図4に示すタイミング図とで異なる点は、期間TCが延長され、これに応じて期間TBが短縮された点であり、その他の点は図4に示すタイミング図と同様である。異なる点についてのみ以下詳細に説明する。

期間TAにおいて、ダイオードDDにより回収コンデンサンサC1から回収コイルL<sub>1</sub>に流れる電流が制限され、回収コンデンサンサC1からの電流は回収コイルLのみを流れ。したがって、回収コイルLのみがLC共振動作に寄与し、維持バルスPsuの立ち上がり波形は、図3に示すサステンドライバ6と同様の波形となり、期間TCが短縮された期間だけ、期間TBにおいて維持バルスPsuが電圧Vsusに保持される期間が延長される。

次に、期間TCにおいて、回収コイルL<sub>1</sub>に流れる電流はダイオードDDにより制限されず、回収コイルL<sub>1</sub>、L<sub>2</sub>がともにLC共振動作に寄与する。したがって、回収コイルLのインダクタンス値より小さい回収コイルL<sub>1</sub>、L<sub>2</sub>の合成インダクタンス値によりLC共振が発生し、LC共振の周期が短くなり、維持バルスPsuが短期間で急峻に降下する。

上記のように、期間TCを短縮した期間だけ期間TBを延長することにより、維持バルスPsuが電圧Vsusに保持される期間を延長することができる。したがって、第2の放電後に壁電荷を形成する期間を十分に確保することができ、壁電荷を安定に形成することができる。この結果、維持期間における点灯安定性を向上することができる。

次に、本発明の第3の実施例によるプラズマディスプレイ装置について説明する。図21は、本発明の第3の実施例によるプラズマディスプレイ装置の構成を示すブロック図である。

図21に示すように、コンデンサC2は、ノードN4と接地端子との間に接続される。トランジスタQ5、ダイオードD3およびコイルL1はノードN4とノードN1からノードN2へ電流が流れるようにスキャンドライバ5aおよびサステンドライバ6aを制御するサブフィールド処理器3aに変更され、サブフィールドごとの点灯率に応じて維持バルスの電圧を制御する電圧制御回路9が付加された点であり、その他の点は図11に示すプラズマディスプレイ装置と同様であるので、同一部分には同一符号を付し、以下異なる点についてのみ詳細に説明する。

装置とで異なる点は、サブフィールド処理器3'が維持期間において第1および第2の放電に統いて第3の放電を発生させるようにスキャンドライバ5aおよびサステンドライバ6aを制御するサブフィールド処理器3'aにおよびサブフィールドごとの点灯率に応じて維持バルスの電圧を制御する電圧制御回路9が付加された点であり、その他の点は図11に示すプラズマディスプレイ装置と同様であるので、同一部分には同一符号を付し、以下異なる部分についてのみ詳細に説明する。

図21に示すサブフィールド処理器3'aは、図11に示すサブフィールド処理器3'の通常の動作に加え、サブフィールドごとの画像データSPおよびサブフィールド点灯率信号SL等から、維持期間において第1および第2の放電に統いて第3の放電を発生させるためのスキャンドライバ駆動制御信号CSおよびサステンドライバ駆動制御信号USを作成し、それぞれスキャンドライバ5aおよびサステンドライバ6aへ出力する。

電圧制御回路9は、サブフィールド点灯率測定器8から出力されるサブフィールド点灯率信号SLを受け、サブフィールドごとの点灯率に応じて維持バルスの電圧を制御するための電圧制御信号VC、VUをスキャンドライバ5aおよびサステンドライバ6aへそれぞれ出力する。

次に、図21に示すサステンドライバ6aについて詳細に説明する。図22は、図21に示すサステンドライバ6aの構成を示す回路図である。なお、本実施例のスキャンドライバ5aも、サステンドライバ6aと同様に構成され、同様に動作するので、スキャンドライバ5aに関する詳細な説明を省略し、サステンドライバ6aについてのみ、以下詳細に説明する。

図22に示すサステンドライバ6aと図3に示すサステンドライバ6とで異なる点は、トランジスタQ5、Q6、ダイオードD3、コイルL1、コンデンサC2および可変電圧源VRが附加された点であり、その他の点は図3に示すサステンドライバ6と同様であるので同一部分には同一符号を付し、以下異なる点についてのみ詳細に説明する。

ードN 1との間に直列に接続される。トランジスタQ 6の一端はノードN 4に接続され、他端は可変電圧源VRの一端に接続される。トランジスタQ 5のゲートには、制御信号S 5が入力され、トランジスタQ 6のゲートには、制御信号S 6が入力される。可変電圧源VRの他端は、接地端子に接続され、電圧制御回路9から出力される電圧制御信号V RIに応じて出力電圧を変化させる。

本実施例では、スキャンドライバ5 aおよびステインドライバ6 aが駆動回路、第1～第3の駆動回路および最終駆動回路に相当し、サブフィールド処理器3 aが制御回路に相当し、コンデンサンサC 2が第2の容量性素子に相当し、可変電圧源VRが電圧源および可変電圧源に相当し、電圧制御回路9が電圧制御回路に相当し、コンデンサンサC 2、コイルL 1、トランジスタQ 5、Q 6、ダイオードD 3および可変電圧源VRが第2の駆動回路に相当し、トランジスタQ 1、電流制限素子1 Lおよび電源端子V 1が第3の駆動回路に相当し、その他の点は第2の実施例と同様である。

図2 3は、図2 2に示すサステインドライバ6 aの維持期間の動作を示すタイミング図である。図2 3には、図2 2のノードN 1の電圧、PDP 7の放電強度LRおよびトランジスタQ 1～Q 6に入力される制御信号S 1～S 6が示される。なお、制御信号S 1～S 6は、サステインドライバ駆動制御信号USとしてサブフィールド処理器3 aから出力される信号である。

まず、期間TAにおいて、制御信号S 2、S 6がローレベルになりトランジスタQ 2、Q 6がオフし、制御信号S 3がハイレベルになりトランジスタQ 1はオフする。このとき、制御信号S 1はローレベルにありトランジスタQ 4はオフし、制御信号S 4はローレベルにありトランジスタQ 5はオフしている。したがって、回収コンデンサンサC 1がトランジスタQ 3およびダイオードD 1を通して回収コイルL 1に接続され、回収コイルL 1およびバネル容量C DによるLC共振により、ノードN 1の電圧が接地電位V gから滑らかに上昇する。このとき、回収コンデンサンサC 1の電荷がトランジスタQ 3、ダイオードD 1および回収コイルL 1を通してバネル容量C Dへ放出される。

ノードN 1の電圧が上昇し、維持期間における放電開始電圧を越え、放電セル

1 4が第1の放電を開始すると、放電強度LRが上昇し始める。その後、第1の放電がある程度大きくなり、必要とされる放電電流が回収コンデンサンサC 1と回収コイルL 1で構成される回路の電流供給能力を越えると、ノードN 1の電圧が第1の極大値VP u 1から第1の極小値VP b 1へ降下し、第1の放電が弱まりまたは停止し、これに応じて放電強度LRも低下する。

次に、期間TBにおいて、制御信号S 5がハイレベルになりトランジスタQ 5がオンし、制御信号S 3がローレベルになりトランジスタQ 3がオフする。したがって、コンデンサンサC 2がトランジスタQ 5およびダイオードD 3を通してコイルL 1に接続され、コイルL 1およびバネル容量C DによるLC共振により、ノードN 1の電圧が再び滑らかに上昇する。このとき、コンデンサンサC 2の電荷がトランジスタQ 5、ダイオードD 3およびコイルL 1を通してバネル容量C Dへ放出される。

ここで、コンデンサンサC 2の電圧は、後述するように、期間TEにおいてトランジスタQ 6がオンして可変電圧源VRにより充電され、第1の極小値VP b 1と第2の極大値VP u 2との中間の電位より高い値に設定されている。したがって、LC共振によりノードN 1の電圧が第1の極小値VP b 1から第2の極大値VP u 2まで上昇する。

ノードN 1の電圧が上昇し、再び放電開始電圧を越え、放電セル1 4が第2の放電を開始すると、放電強度LRが上昇し始める。その後、第2の放電がある程度大きくなり、必要とされる放電電流がコンデンサンサC 2、トランジスタQ 5、ダイオードD 3およびコイルL 1で構成される回路の電流供給能力を越えると、ノードN 1の電圧が第2の極大値VP u 2から第2の極小値VP b 2へ降下し、第2の放電が弱まりまたは停止し、これに応じて放電強度LRも低下する。

次に、期間TCにおいて、制御信号S 1がハイレベルになりトランジスタQ 1がオンし、制御信号S 5がローレベルになりトランジスタQ 5がオフする。このとき、制御信号S 1の電流は、電流制限素子1 Lにより制限され、トランジスタQ 1のチャネルを形成するための電荷がトランジスタQ 1のゲートを通して緩やかに充電される。したがって、トランジスタQ 1のチャネルの開放速度が遅くなり、期間TA、TBにおける立ち上がり速度が速くなる。

大値  $V_{pu1}$  に達するまでの立ち上がり速度および第1の極小値  $V_{pb1}$  から第2の極大値  $V_{pu2}$  に達するまでの立ち上がり速度より遅い立ち上がり速度でノード N1 の電圧が緩やかに  $V_{sus}$  まで上昇する。したがって、維持パルス  $P_s$  に急激に変化するエッジ部が形成されず、不要な電磁波の輻射が抑制される。

このとき、ノード N1 の電圧が第2の極小値  $V_{pb2}$  から上昇し、再び放電開始電圧を越えると、放電セル 1-4 が第2の放電に続いて第3の放電を開始し、放電強度  $L_R$  も再び上昇し始める。その後、ノード N1 の電圧が  $V_{sus}$  に保持されると、従来と同様に第3の放電が停止し、これに応じて放電強度  $L_R$  も低下する。

次に、期間 TDにおいて、制御信号 S1 がローレベルになりトランジスタ Q1 がオフし、制御信号 S4 がハイレベルになりトランジスタ Q4 がオンする。したがって、回収コンデンサ C1 がダイオード D2 およびトランジスタ Q4 を介して回収コイル L に接続され、回収コイル L およびバネル容量 C\_D による L\_C 共振により、ノード N1 の電圧が緩やかに降下する。このとき、バネル容量 C\_D に蓄えられた電荷は、回収コイル L、ダイオード D2 およびトランジスタ Q4 を介して回収コンデンサ C1 に蓄えられ、電荷が回収される。

次に、期間 TEにおいて、制御信号 S2、S 6 がハイレベルになりトランジスタ Q2、Q 6 がオンし、制御信号 S4 がローレベルになりトランジスタ Q4 がオフする。したがって、ノード N1 が接地端子に接続され、ノード N1 の電圧が降下し、接地電位  $V_B$  に固定される。また、可変電圧源 VR がノード N4 を介してコンデンサンサ C2 に接続され、コンデンサンサ C2 が第1の極小値  $V_{pb1}$  と第2の極大値  $V_{pu2}$  との中间の電位より高い電圧まで充電される。

上記の動作を維持期間において繰り返し行うことにより接地電位  $V_B$  から電圧  $V_{sus}$  に立ち上るときに、連続して第1～第3の放電を発生させる周期的な維持パルス  $P_s$  を複数のサステイン電圧  $V_{13}$  に印加することができる。なお、

上記と同様にして、スキャン電圧  $V_{12}$  にも、スキャンドライバ 5-a により上記の維持パルス  $P_s$  と同様の波形を有し、 $180^\circ$  位相のずれた維持パルスが周期的に印加される。

次に、サブフィールドごとの点灯率に応じて維持パルスの波形を制御する動作

について説明する。なお、以下の説明では、サブフィールド処理器 3-a によりサステインドライバ 6-a が制御され、維持パルス  $P_s$  の波形を制御する動作について説明するが、スキャンドライバ 5-a についても以下と同様にしてサブフィールド処理器 3-a により制御され、同様にサブフィールドごとの点灯率に応じてスキャン電圧  $V_{12}$  に印加される維持パルスの波形が制御される。

サブフィールド処理器 3-a は、サブフィールド点灯率測定器 8 により測定された点灯率が、所定値より小さい場合には、従来と同様に放電が1回だけ行われる。すなわち、回収コイル L およびバネル容量 C\_D の共振により維持パルスの電圧が上昇されて維持電圧  $V_{sus}$  を与える電源から放電電流を供給する放電が一回行われ、所定値以上の場合に第1～第3の放電が発生する。このとき、点灯率が大きくなるにつれ、各放電がより分離した状態で発生するよう、サブフィールド点灯率信号  $S_L$  に応じて維持パルス  $P_s$  が再び立ち上がるタイミング、すなわち制御信号 S 5、S 1 がハイレベルになるタイミング（および制御信号 S 3、S 5 がローレベルになるタイミング）を順次変化させ、サステインドライバ 6-a を制御している。

例えば、あるサブフィールドにおいて点灯率が所定値より小さい場合、制御信号 S 5、S 1 がハイレベルになるタイミングを早くし、または、制御信号 S 5 を常にローレベルにし、すなわち、本実施例における第2の駆動回路を動作しない状態にした上で、制御信号 S 1 がハイレベルになるタイミングを早くし、回収コイル L およびバネル容量 C\_D の共振により維持パルスの電圧が上昇されて維持電圧  $V_{sus}$  を与える電源から放電電流を供給する放電が一回行われ、従来と同様に放電を一回だけ発生させる。一方、点灯率が大きくなると、制御信号 S 5、S 1 がハイレベルになるタイミングが順次遅くされ、第1の放電が弱まりまたは停止した後、第2の放電を発生させ、さらに、第2の放電が弱まりまたは停止した後、第3の放電を発生させる。

したがって、本実施例でも、第2の実施例と同様に、サブフィールドごとの点灯率が大きくなるにつれ、制御信号 S 5、S 1 がハイレベルになるタイミングが順次遅くなるように制御され、1回の放電から第1ないし第3の放電へ次第に変化せることにより、輝度を順次上昇させ、視覚的な違和感がないようにしてい

る。なお、視覚的違和感がないように1回の放電から第1ないし第3の放電へ切り換える制御として、制御信号S 5、S 1がハイレベルになるタイミングを順次遅くしていくという上述した制御の他に、1回の放電で得られる輝度と第1ないし第3の放電で得られる輝度との差を、信号処理で映像信号レベルを変化させることにより目立たなくして切り換える制御も同様の効果が得られることは旨うまでもない。

なお、1回の放電から第1ないし第3の放電に切り換わるサブフィールドの点灯率は、総合的に消費電力を低減することができ、視覚的に違和感がないものであれば、特に限定されず、本実施例では、例えば、点灯率が2.5%以上の場合に1回の放電から第1ないし第3の放電へ変化するように制御信号S 5、S 1がハイレベルになるタイミングを設定している。

次に、サブフィールドごとの点灯率に応じて維持パルスの電圧を制御する動作について説明する。なお、以下の説明では、電圧制御回路9によりサステンドライバ6 aが制御され、維持パルスP s uの電圧を制御する動作について説明するが、スキャンドライバ5 aについても以下と同様にして電圧制御回路9により制御され、同様にサブフィールドごとの点灯率に応じてスキャン電極1 2に印加される維持パルスの電圧が制御される。

点灯率が大きくなると、必要な放電電流が増加してノードN 1の電圧低下が大きくなり、第1の極小値V p b 1が低下し、点灯率が小さくなると、必要な放電電流が減少してノードN 1の電圧低下が小さくなり、第1の極小値V p b 1が上昇する。一方、コイルL 1およびペネル容量C pによるLC共振によりノードN 1の電圧を第2の極大値V p u 2まで上昇させるためには、ノードN 4の電圧を第1の極小値V p b 1と第2の極大値V p u 2の中間の電位より高くしなければならない。

したがって、第2の放電が安定に行えるようにもとの第2の極大値V p u 2までノードN 1の電圧を上昇させるためには、点灯率が大きくなり、第1の極小値V p b 1が△Vだけ低下した場合、ノードN 4の電圧を△V/2だけ低下させ、点灯率が小さくなり、第1の極小値V p b 1が△Vだけ上昇した場合、ノードN 4の電圧を△V/2だけ上昇させる必要がある。このため、本実施例では、第2

の放電を安定に行うため、以下のようにして、点灯率に応じて維持パルスP s uの電圧を制御している。

電圧制御回路9は、サブフィールド点灯率測定器8により測定された点灯率が所定値以上になり、第1～第3の放電を発生させる場合、点灯率が大きくなるほど可変電圧源VRの出力電圧が小さくなるように、サブフィールド点灯率信号S Lに応じてサステンドライバ6 aの可変電圧源VRを制御している。

例えば、あるサブフィールドにおいて、点灯率が大きくなり第1の極小値V p b 1が小さくなると、電圧制御回路9は、点灯率が大きくなるほど可変電圧源VRの出力電圧が小さくなるように電圧制御信号V Uを可変電圧源VRへ出力する。このとき、可変電圧源VRは、電圧制御信号V Uに応じて出力電圧を低下させ、ノードN 4の電圧を低下させる。したがって、第1の極小値V p b 1が小さくなつても、もとの第2の極大値V p u 2までノードN 1の電圧を上昇させることができ、連続して第2の放電を安定に行なうことが可能となる。

一方、点灯率が小さくなると、これに応じて可変電圧源VRの出力電圧を上昇させるための電圧制御信号V Uが出力され、ノードN 4の電圧が上昇する。したがって、第1の極小値V p b 1が大きくなつても、もとの第2の極大値V p u 2にノードN 1の電圧を上昇させることができ、連続して第2の放電を安定に行なうことが可能となる。

上記のように、本実施例では、維持パルスの立ち上がり時に第1～第3の放電を連続して発生させることにより、投入電力に対する発光効率を向上させ、消費電力を低減することができる。また、サブフィールドごとの点灯率に応じて維持パルスが再び立ち上がるタイミングを制御しているので、発光効率を次第に向上去させ、視覚的に違和感のない状態で消費電力を低減することができる。さらに、サブフィールドごとの点灯率に応じて維持パルスの電圧を制御しているので、簡略な回路構成により第2の放電を安定に行なうことができる。

なお、上記の説明では、連続して第1ないし第3の放電を行う場合について説明したが、連続放電回数は上記の例に特に限らず、それ以上の回数による連続放電を行つてもよい。この場合、図2に示すコンデンサンサC 2、トランジスタQ 5、Q 6、ダイオードD 3、可変電圧源VRおよびコイルL 1から構成される

駆動回路を各放電用に順次付加することにより、上記と同様に連続して放電を行うことができる。

また、連続して放電を行わせる場合、本発明では、維持パルスの最後の放電を行わせる部分の波形が以下のように構成される。図2-4は、複数回のLC共振により順次維持パルスの電圧を上昇させ、最終的に電圧Vsusまで上昇させるときの維持パルスPsuの波形を示す図である。

図2-4に示すように、維持パルスPsuは、第1ステップで期間 $\Delta t_1$ の間に電圧 $\Delta V_1$ だけ上昇してその後下し、次のステップで期間 $\Delta t_2$ の間に電圧 $\Delta V_2$ にだけ上昇し、このように順次LC共振により上昇し、最後に期間 $\Delta t_n$ の間に電圧 $\Delta V_n$ だけ上昇し、接地電位Vgから電圧Vsusまで上昇する。このとき、各ステップでの維持パルスPsuの立ち上がり速度 $\Delta V_1/\Delta t_1$ 、 $\Delta V_2/\Delta t_2$ 、…、 $\Delta V_{n-1}/\Delta t_{n-1}$ に対して、最終ステップでの立ち上がり速度 $\Delta V_n/\Delta t_n$ が最も小さくなるように、電流制限素子ILによりトランジスタQ1のゲートに流入される制御信号S1の電流値が制限される。

このように、維持パルスPsuの各ステップでの上昇波形は、LC共振による複数の滑らかなオーバーシュート波形により構成され、最終的に電源端子V1の電圧Vsusに達する場合も緩やかに上昇させることができる。したがって、従来のように急峻に変化するエッジ部を形成することはなく、不要な電磁波の輻射を抑制することができる。

次に、本発明の第4の実施例によるプラズマディスプレイ装置について説明する。図2-5は、本発明の第4の実施例によるプラズマディスプレイ装置の構成を示すブロック図である。

図2-5に示すプラズマディスプレイ装置と図2-1に示すプラズマディスプレイ装置とで異なる点は、電圧制御回路9が電圧制御回路9-aに変更され、極小値検出器10a、10bが付加された点であり、その他の点は図2-1に示すプラズマディスプレイ装置と同様であるので、同一部分には同一符号を付し、以下異なる部分についてのみ詳細に説明する。

図2-5に示す極小値検出器10aは、各スキャン電極12の維持期間における維持パルスの極小値を検出し、その結果を極小値信号MCとして電圧制御回路9-aへ出力する。

aへ出力する。極小値検出器10bは、サステイン電極13の維持期間における維持パルスの極小値を検出し、その結果を極小値信号MUとして電圧制御回路9-aへ出力する。

電圧制御回路9-aは、極小値信号MC、MUに応じて、スキャンドライバ5aの可変電圧源の出力電圧を制御するための電圧制御信号VCおよびサステンドライバ6aおよびサステンドライバ6-aへそれぞれ出力する。以降のスキャンドライバ5aおよびサステンドライバ6aの動作およびサブフィールドごとの点灯率に応じた維持パルスの波形の制御動作は、第3の実施例と同様であるので、詳細な説明は省略する。

本実施例では、電圧制御回路9-aが電圧制御回路に相当し、極小値検出器10a、10bが電圧検出回路に相当し、その他の点は第3の実施例と同様である。次に、サブフィールドごとの点灯率に応じて維持パルスの電圧を制御する動作について説明する。なお、以下の説明では、電圧制御回路9-aによりサステンドライバ6aが制御され、維持パルスPsuの電圧を制御する動作について説明するが、スキャンドライバ5aについても以下と同様にして電圧制御回路9-aにより制御され、極小値検出器10aにより検出された各スキャン電極12の維持期間における維持パルスの第1の極小値に応じてスキャン電極12に印加される維持パルスの電圧が制御される。

電圧制御回路9-aは、極小値検出器10bより検出された第1の極小値Vpb1が小さくなるほど可変電圧源VRの出力電圧が小さくなるように、極小値信号MUに応じてサステンドライバ6aの可変電圧源VRを制御している。例えば、あるサブフィールドにおいて、点灯率が大きくなり第1の極小値Vpb1が小さくなると、電圧制御回路9-aは、第1の極小値Vpb1が小さくなるほど可変電圧源VRの出力電圧が△V/2だけ低下するよう電圧制御信号VUを可変電圧源VRへ出力する。このとき、可変電圧源VRは、電圧制御信号VUに応じて出力電圧を下させ、ノードN4の電圧を下させる。したがって、第1の極小値Vpb1が小さくなても、もとの第2の極大値Vpu

一方、点灯率が小さくなり第1の極小値V<sub>p b 1</sub>が大きくなると、電圧制御回路9 aは、第1の極小値V<sub>p b 1</sub>が大きくなるほど可変電圧源VRの出力電圧が大きくなるよう、具体的には、第1の極小値V<sub>p b 1</sub>が△Vだけ上昇した場合に出力電圧が△V/2だけ上昇するように電圧制御信号VUを可変電圧源VRへ出力する。このとき、可変電圧源VRは、電圧制御信号VUに応じて出力電圧を上昇させ、ノードN4の電圧を上昇させる。したがって、第1の極小値V<sub>p b 1</sub>が大きくなつても、もとの第2の極大値V<sub>p u 2</sub>までノードN1の電圧を上昇させることができ、連続して第2の放電を安定に行なうことが可能となる。

上記のように、本実施例でも、第3の実施例と同様の効果を得ることができるとともに、維持パルスの第1の極小値を直接検出しているので、第2の極大値をより高精度に調整することができ、第2の放電をより安定に行なうことができる。

次に、本発明の第5の実施例によるプラズマディスプレイ装置について説明する。図26は、本発明の第5の実施例によるプラズマディスプレイ装置の構成を示すブロック図である。

図26に示すプラズマディスプレイ装置と図11に示すプラススマディスプレイ装置とで異なる点は、サブフィールド処理器3'がサブフィールド点灯信号に応じてスキャンドライバ5およびスティンドライバ6から出力される維持パルスが再び立ち上がるタイミングを切り換えるとともに切り換え前後でPDP7までの輝度が等しくなるように維持パルスのパルス数を変化させるようにスキャンドライバ5およびスティンドライバ6を制御するサブフィールド処理器3 bに変更された点であり、その他の点は図11に示すプラススマディスプレイ装置と同様であるので、同一部分には同一符号を付し、以下異なる部分についてのみ詳細に説明する。

図26に示すサブフィールド処理器3 bは、図11に示すサブフィールド処理器3'の通常の動作に加え、維持パルスを再び増大させるタイミングを切り換え場合に切り換え前後で輝度が等しくなるように維持パルスのパルス数を増減するためのスキャンドライバ駆動制御信号CSおよびスティンドライバ駆動制御

2までノードN1の電圧を上昇させることができ、連続して第2の放電を安定に行なうことが可能となる。

一方、点灯率が小さくなり第1の極小値V<sub>p b 1</sub>が大きくなると、電圧制御回路9 aは、第1の極小値V<sub>p b 1</sub>が大きくなるほど可変電圧源VRの出力電圧が大きくなるよう、具体的には、第1の極小値V<sub>p b 1</sub>が△Vだけ上昇した場合に出力電圧が△V/2だけ上昇するように電圧制御信号VUを可変電圧源VRへ出力する。このとき、可変電圧源VRは、電圧制御信号VUに応じて出力電圧を上昇させ、ノードN4の電圧を上昇させる。したがって、第1の極小値V<sub>p b 1</sub>が大きくなつても、もとの第2の極大値V<sub>p u 2</sub>までノードN1の電圧を上昇させることができ、連続して第2の放電を安定に行なうことが可能となる。

図27は、図26に示すサブフィールド処理器3 bの構成を示すブロック図である。図27に示すサブフィールド処理器3 bと図12に示すサブフィールド処理器3'ことで異なる点は、遅延時間/乗算係数LUT3'6、乗算係数決定部3'7およびパルス数計算部3'8が付加されるとともに、基本制御信号発生器3'3が基本制御信号発生器3'3'aに変更された点であり、その他の点は図12に示すサブフィールド処理器3'3'aと同様であるので、同一部分には同一符号を付し、以下詳細な説明を省略する。

図27に示す遅延時間/乗算係数LUT3'6は、乗算係数決定部3'7と接続され、実験データに基づく遅延時間Tdと乗算係数との関係をテーブル形式で記憶している。例えば、遅延時間Tdが1000nsに対して乗算係数として1が記憶され、遅延時間Tdが200nsに対して乗算係数として431/439が記憶されている。

乗算係数決定部3'7は、遅延時間/乗算係数LUT3'6およびパルス数計算部3'8と接続され、遅延時間決定部3'2により決定された遅延時間Tdに応じて対応する乗算係数を遅延時間/乗算係数LUT3'6から読み出し、読み出した乗算係数をパルス数計算部3'8へ出力する。なお、乗算係数の決定は、上記のように実験データに基づく遅延時間Tdと乗算係数との関係をテーブル形式で記憶する例に特に限定されず、遅延時間Tdと乗算係数との関係を表す近似式から遅延時間に対応する乗算係数を求めるようにしてもよい。

パルス数計算部3'8は、基本制御信号発生器3'3'aと接続され、乗算係数決定部3'7により決定された乗算係数を基準となる維持パルス数に乘算して調整した維持パルス数を基本制御信号発生器3'3'aへ出力する。

基本制御信号発生器3'3'aは、サステインドライバ6が調整された維持パルス数で維持パルスを出力するように、サステインドライバ駆動制御信号USとして制御信号S1～S4を出力する。

上記の構成により、サブフィールド処理器3 bは、サブフィールド点灯率測定器8により測定された点灯率に応じて遅延時間Tdを変化させ、制御信号S1が

ハイレベルになるタイミングおよび制御信号 S 3 がローレベルになるタイミングを制御するとともに、サステンドライバ 6 から出力される維持パルス数を制御する。

なお、スキャンドライバ 5 についても上記と同様にサブフィールド処理器 3 b により制御され、同様にサブフィールドごとの点灯率に応じてスキャン電極 1 2 に印加される維持パルスの波形および数が制御される。

本実施例では、サブフィールド処理器 3 b が制御回路に相当し、その他の点は第 2 の実施例と同様である。

図 17 に示すような特性を有する PDP を用い、例えば、点灯率が 2.5 ~ 4.5 % の場合に遅延時間 Td を 1.00 ns に設定し、4.5 ~ 6.0 % の場合に遅延時間 Td を 2.00 ns に設定すると、点灯率 4.5 % を境に輝度が  $4.31 \text{ cd/m}^2$  から  $4.39 \text{ cd/m}^2$  へ変化し、 $8 \text{ cd/m}^2$  だけ輝度が変化する。

このような輝度変化を補正するため、サブフィールド処理器 3 b は、遅延時間の切り換えと同時に切り換えた後の維持パルスのパルス数を  $4.31 / 4.39$  倍に補正する。例えば、維持パルス数が 1.00 パルスの場合、 $9.8 (= 1.00 \times 4.31 / 4.39)$  パルスに変更し、維持パルス数が 1.50 パルスの場合、 $1.47 (= 1.50 \times 4.31 / 4.39)$  パルスに変更する。

このようにパルス数を補正することにより、遅延時間の切り換え前後で輝度が等しくなり、視覚的な違和感を与えることなく、遅延時間すなわち維持パルスが再び立ち上がるタイミングを切り換えることができる。

また、上記のように切り換え前後で輝度が異なる場合、一度に大きく遅延時間を変化させずに、小刻みに遅延時間を切り換え、輝度が略連続するようにならせるようにしてよい。

例えば、上記のように、点灯率が 2.5 ~ 4.5 % の場合に遅延時間 Td を 1.00 ns に設定し、映像信号の連続性を利用し、その後点灯率が 1 % 増加するごとに遅延時間 Td を 1.0 ns だけ順次増加させ、点灯率が 5.5 % の場合に遅延時間が 2.00 ns となるようにしてよい。この場合、遅延時間の切り換え前後の輝度の変化は、 $2.4 (= (4.5 - 4.31) / 1.0) \text{ cd/m}^2$  と微小なものとなり、視覚的な違和感を与えることなく、遅延時間すなわち維持パルスが再び立ち上

がるタイミングを点灯率に応じて制御することができる。

次に、PDP 上のすべての放電セルが第 1 および第 2 の放電により点灯する完全点灯電圧と点灯率との関係について説明する。図 2-8 は、完全点灯電圧と点灯率との関係を示す図である。なお、図 2-8 では、4.2 インチの PDP を用いて遅延時間 Td が 3.50 ns で回収コイル 1 のインダクタンス値が 0.36  $\mu\text{H}$  の場合における完全点灯電圧 (V) と点灯率 (%) との関係を示し、黒丸は維持周期が 6  $\mu\text{s}$  の場合を示し、黒四角は維持周期が 7  $\mu\text{s}$  の場合を示し、黒菱形は維持周期が 8  $\mu\text{s}$  の場合を示している。

図 2-8 に示すように、維持周期が長くなるに従い、完全点灯電圧が低下していくことがわかる。実用的な電圧、例えば 1.8~5 V の PDP を駆動する場合、維持周期が 6  $\mu\text{s}$  の場合、点灯率が 80 % を越えると、PDP の放電セルに点灯しない放電セルが発生し、安定な維持放電を行うことができない。また、維持周期が 7  $\mu\text{s}$  の場合、すべての点灯率に対してすべての放電セルを点灯させることができないが、PDP のばらつき等を考慮すると、十分なマージンを確保することができない。

一方、維持周期が 8  $\mu\text{s}$  の場合、十分なマージンを確保しながら、すべての点灯率に対してすべての放電セルに第 1 および第 2 の放電を発生させ、安定に点灯させることができる。このように、点灯率に応じて維持周期を変化させることにより、第 1 および第 2 の放電を行う場合の維持放電の安定性を確保することができ、以下その実施例について説明する。

次に、本発明の第 6 の実施例によるプラズマディスプレイ装置について説明する。図 2-9 は、本発明の第 6 の実施例によるプラズマディスプレイ装置の構成を示すブロック図である。

図 2-9 に示すプラズマディスプレイ装置と図 1-1 に示すプラズマディスプレイ装置とで異なる点は、サブフィールド処理器 3' がサブフィールド処理器 3 c に変更された点であり、その他の点は図 1-1 に示すプラズマディスプレイ装置と同様であるので、同一部分には同一符号を付し、以下異なる部分についてのみ詳細に説明する。

図 2-9 に示すサブフィールド処理器 3 c は、図 1-1 に示すサブフィールド処理

器 3' の通常の動作に加え、サブフィールド点灯率測定器 8 から出力されるサブフィールド点灯率信号 S L に応じて維持周期を変化させるためのスキャンドライバ駆動制御信号 C S およびサステンドライバ6から出力されるサブフィールド点灯率信号 C S およびサステンドライバ6から出力されるサブフィールド点灯率信号 U S を作製し、それそれをスキャンドライバ5およびサステンドライバ6へ出力する。

図 3 0 は、図 2 9 に示すサブフィールド処理器 3 c の構成を示すブロック図である。図 3 0 に示すサブフィールド処理器 3 c と図 1 2 に示すサブフィールド処理器 3' とで異なる点は、点灯率／維持周期 L U T 3 9 および維持周期決定部 4 0 が付加されるとともに、基本制御信号発生器 3 3 が基本制御信号発生器 3 3 b に変更された点であり、その他の点は図 1 2 に示すサブフィールド処理器 3' と同様であるので、同一部分には同一符号を付し、以下詳細な説明を省略する。

図 3 0 に示す点灯率／維持周期 L U T 3 9 は、維持周期決定部 4 0 と接続され実験データに基づく点灯率と維持周期との関係をテーブル形式で記憶している。例えば、80%未満の点灯率に対して維持周期として  $6 \mu s$  が記憶され、80%以上の点灯率に対して維持周期として  $8 \mu s$  が記憶されている。

維持周期決定部 4 0 は、基本制御信号発生器 3 3 b と接続され、サブフィールド点灯率測定器 8 から出力されるサブフィールド点灯率信号 S L に応じて対応する維持周期を点灯率／維持周期 L U T 3 9 から読み出し、読み出した維持周期を基本制御信号発生器 3 3 b へ出力する。なお、維持周期の決定は、上記のように実験データに基づく点灯率と維持周期との関係をテーブル形式で記憶する例に特に限定されず、点灯率と維持周期との関係を表す近似式、例えば、60%以下の点灯率に対する維持周期を  $6 \mu s$  に固定し、100%の点灯率に対する維持周期を  $8 \mu s$  に固定し、点灯率が 60%から 100%までの間を一次式で近似して点灯率に対応する維持周期を求めるようにしてもよい。

基本制御信号発生器 3 3 b は、サステンドライバ6が維持周期決定部 4 0 により決定された維持周期で維持パルスを出力するように、サステンドライバ駆動制御信号 U S として制御信号 S 1 ~ S 4 を出力する。

上記の構成により、サブフィールド処理器 3 c は、サブフィールド点灯率測定器 8 により測定された点灯率に応じて遅延時間 T d を変化させ、制御信号 S 1 がハイレベルになるタイミングおよび制御信号 S 3 がローレベルになるタイミング

を制御するとともに、サステンドライバ6から出力される維持パルスの維持周期を制御する。

なお、スキャンドライバ5についても上記と同様にサブフィールド処理器 3 c により制御され、同様にサブフィールドごとの点灯率に応じてスキャン電極 1 2 に印加される維持パルスの波形および周期が制御される。

本実施例では、サブフィールド処理器 3 c が制御回路に相当し、その他の点は第 2 の実施例と同様である。

図 3 1 は、遅延時間 T d が  $3.50 \text{ n s}$  で維持周期が  $8 \mu s$  の場合における図 2 9 に示すサステンドライバ6の維持期間の動作を示すタイミング図である。図 3 1 には、図 3 のノード N 1 の電圧、PDP 7 の放電強度 L R、およびトランジスタ Q 1 ~ Q 4 に入力される制御信号 S 1 ~ S 4 が示される。

図 3 1 に示すように、遅延時間 T d が  $3.50 \text{ n s}$  で維持周期が  $8 \mu s$  の場合、図 1 6 と同様に第 1 および第 2 の放電が連続して行われるが、維持周期が長くなっているため、第 2 の放電による壁電圧形成が十分に行われるようになるので半周期後の第 1 の放電および第 2 の放電がより確実なものになる。その結果、第 2 の放電は第 1 の放電のプライミング効果を十分に享受できるようになり、第 2 の放電が十分な強度すなわち第 1 の放電のピーク値よりも大きなピーク値を有するようになり、維持放電を安定して繰り返すことができる。

図 3 2 は、図 2 9 に示すプラスマディスプレイ装置において維持周期が  $6 \mu s$  および  $8 \mu s$  の場合の効率評価値と点灯率との関係を示す図である。なお、図中、白三角は維持周期が  $6 \mu s$  の場合を示し、黒三角は維持周期が  $8 \mu s$  の場合を示しており、遅延時間はともに  $3.50 \text{ n s}$  である。

図 3 2 に示すように、点灯率が  $80 \sim 100\%$  の範囲で維持周期が  $8 \mu s$  の場合の方が維持周期が  $6 \mu s$  の場合よりも効率評価値が高くなっている。このように、点灯率が所定値以上になった場合、維持周期を長くすることにより同じ輝度を表示したときの消費電力を低減することができる。

図 3 3 は、図 3 2 に示す効率評価値と点灯率との関係を基にサブフィールド処理器 3 c により点灯率が  $80\%$  以上になつたときに維持周期を  $6 \mu s$  から  $8 \mu s$  へ切り換えた場合の効率評価値と点灯率との関係を示す図である。

図 3 3 に示す実線は、図 1 8 を用いて説明した点灯率に応じた遅延時間の制御のうち、最も消費電力を低減した場合の効率評価値と点灯率との関係、すなわち、点灯率が 0 ～ 2 5 % のとき遅延時間  $T_d$  を 0 n s に設定し、点灯率が 2 5 ～ 4 5 % のとき遅延時間  $T_d$  を 1 0 0 n s に設定し、点灯率が 4 5 ～ 6 0 % のとき遅延時間  $T_d$  を 2 0 0 n s に設定し、点灯率が 6 0 ～ 8 5 % のとき遅延時間  $T_d$  を 3 5 0 n s に設定するとともに、すべての点灯率に対して維持周期を 6  $\mu$  s に設定した場合の効率評価値と点灯率との関係を示している。

次に、図 3 3 の一点鎖線で示す部分は、点灯率が 8 0 ～ 1 0 0 % のとき遅延時間  $T_d$  を 3 5 0 n s に変更するとともに、維持周期を 8  $\mu$  s に変更した場合の効率評価値と点灯率との関係を示している。すなわち、点灯率が所定値、例えば 8 0 % 以上の場合は維持周期を長くする場合を示している。この場合、点灯率が 8 0 ～ 1 0 0 % の範囲で効率評価値がさらに増加し、消費電力をより低減することができる。

次に、本発明の第 7 の実施例によるプラズマディスプレイ装置について説明する。図 3 4 は、本発明の第 7 の実施例によるプラズマディスプレイ装置の構成を示すプロック図である。

図 3 4 に示すプラズマディスプレイ装置と図 2 9 に示すプラズマディスプレイ装置とで異なる点は、サブフィールド処理器 3 c がサブフィールド処理器 3 d に変更された点であり、その他の点は図 2 9 に示すプラズマディスプレイ装置と同様であるので、同一部分には同一符号を付し、以下異なる部分についてのみ詳細に説明する。

図 3 4 に示すサブフィールド処理器 3 d は、図 2 9 に示すサブフィールド処理器 3 c の通常の動作に加え、維持周期を切り換えた場合に切り換えた前後で輝度が等しくなるように維持パルスのパルス数を増減するためのスキャンドライバ駆動制御信号 C S およびサステインドライバ駆動制御信号 U S を作製し、それぞれスキャンドライバ 5 およびサステインドライバ 6 へ出力する。

図 3 5 は、図 3 4 に示すサブフィールド処理器 3 d の構成を示すプロック図である。図 3 5 に示すサブフィールド処理器 3 d と図 3 0 に示すサブフィールド処

理器 3 c とで異なる点は、維持周期／乗算係数 L U T 4 1、乗算係数決定部 4 2 およびパルス数計算部 4 3 が附加されるとともに、基本制御信号発生器 3 3 b が基本制御信号発生器 3 3 c に変更された点であり、その他の点は図 3 0 に示すサブフィールド処理器 3 c と同様であるので、同一部分には同一符号を付し、以下詳細な説明を省略する。

図 3 5 に示す維持周期／乗算係数 L U T 4 1 は、乗算係数決定部 4 2 と接続され、実験データに基づく維持周期と乗算係数との関係をテーブル形式で記憶している。例えば、維持周期が 6  $\mu$  s に対して乗算係数として 1 が記憶され、維持周期が 8  $\mu$  s に対して乗算係数として 1 / 1 ～ 1 / 0 0 6 が記憶されている。

乗算係数決定部 4 2 は、維持周期決定部 4 0 およびパルス数計算部 4 3 と接続され、維持周期決定部 4 0 により決定された維持周期に応じて対応する乗算係数を維持周期／乗算係数 L U T 4 1 から読み出し、読み出した乗算係数をパルス数計算部 4 3 へ出力する。なお、乗算係数の決定は、上記のように実験データに基づく維持周期と乗算係数との関係をテーブル形式で記憶する例に特に限定されず、維持周期と乗算係数との関係を表す近似式から維持周期に対応する乗算係数を求めるようにしてよい。

パルス数計算部 4 3 は、基本制御信号発生器 3 3 c と接続され、乗算係数決定部 4 2 により決定された乗算係数を基準となる維持パルス数に乗算して調整した維持パルス数を基本制御信号発生器 3 3 c へ出力する。

基本制御信号発生器 3 3 c は、サステインドライバ 6 が調整された維持パルス数で維持パルスを出力するよう、サステインドライバ駆動制御信号 U S として制御信号 S 1 ～ S 4 を出力する。

上記の構成により、サブフィールド処理器 3 d は、サブフィールド点灯率測定器 8 により測定された点灯率に応じて遅延時間  $T_d$  や維持周期を制御するとともに、サステインドライバ 6 から出力される維持パルス数を制御する。

なお、スキャンドライバ 5 についても上記と同様にサブフィールド処理器 3 d により制御され、同様にサブフィールドごとの点灯率に応じてスキャン電極 1 2 に印加される維持パルスの波形、周波数および数が制御される。

本実施例では、サブフィールド処理器 3 d が制御回路に相当し、その他の点は第 2 の実施例と同様である。

図 17 に示すような特性を有する PDP を用いた場合、例えば、維持周期が 1  $\mu$ s 長くないと、輝度が 0.6 % 上昇する。このような輝度変化を補正するため、サブフィールド処理器 3 d は、維持周期の切り換えと同時に切り換えた後の維持パルスのパルス数を補正する。例えば、維持周期が 6  $\mu$ s から 8  $\mu$ s へ切り換えると、維持パルス数が 100 パルスの場合、99 ( $= 100 - 100 \times 0.012$ ) パルスに変更し、維持パルス数が 150 パルスの場合、148 ( $= 150 - 150 \times 0.012$ ) パルスに変更する。

このようにパルス数を補正することにより、維持周期の切り換え前後で輝度が等しくなり、視覚的な違和感を与えることなく、遅延時間 Td および維持周期を切り換えることができる。なお、上記の説明では、維持周期の切り換えを 1 回行う場合について説明したが、維持周期の切り換えを複数回行う場合も、各切り換え時に上記と同様の制御を行うことにより、同様の効果を得ることができる。

また、上記のように切り換え前後で輝度が異なる場合、一度に大きく周期を変化させずに、小刻みに周期を切り換え、輝度が略連続するようにならざるよにしてよい。

例えば、点灯率 80 % を境に 6  $\mu$ s から 8  $\mu$ s に切り換える代わりに、映像信号の連続性を利用して点灯率が 1 % 増加するごとに維持周期を 0.1  $\mu$ s だけ伸ばす制御を行うようにしてよい。この場合、周期の切り換え前後の輝度の変化は 0.06 (= 1.2 / 20) % と微少なものとなり、視覚的な違和感を与えることなく、点灯率に応じて遅延時間 Td および維持周期を切り換えることができる。

次に、本発明の第 8 の実施例によるプラズマディスプレイ装置について説明する。図 36 は、本発明の第 8 の実施例によるプラズマディスプレイ装置の構成を示すブロック図である。

図 36 に示すプラズマディスプレイ装置と図 29 に示すプラスチスマディスプレイ装置とで異なる点は、サブフィールド処理器 3 c がサブフィールド処理器 3 e に変更された点であり、その他の点は図 29 に示すプラスチスマディスプレイ装置と同

様であるので、同一部分には同一符号を付し、以下異なる部分についてのみ群細に説明する。

図 36 に示すサブフィールド処理器 3 e は、図 29 に示すサブフィールド処理器 3 c の通常の動作に加え、遅延時間 Td および維持周期を切り換えた場合に切り換えた後で輝度が等しくなるように、サブフィールドごとの点灯率に応じて同一サブフィールド内で遅延時間 Td および維持周期の異なる 2 種類の維持パルスの割合を変化させるためのスキャンドライバ駆動制御信号 C5 およびサステインドライバ駆動制御信号 U5 を製作し、それぞれスキャンドライバ 5 およびサステインドライバ 6 へ出力する。

図 37 は、図 36 に示すサブフィールド処理器 3 e の構成を示すブロック図である。図 37 に示すサブフィールド処理器 3 e は図 30 に示すサブフィールド処理器 3 c とで異なる点は、点灯率／変化パルス数 LUT 4-4、変化パルス数決定部 4-5 が付加されるとともに、遅延時間決定部 3-2、維持周期決定部 4-0 および基本制御信号発生器 3-3 b が遅延時間決定部 3-2-a、維持周期決定部 4-0-a および基本制御信号発生器 3-3-d に変更された点であり、その他の点は図 30 に示すサブフィールド処理器 3 c と同様であるので、同一部分には同一符号を付し、以下詳細な説明を省略する。

図 37 に示す点灯率／変化パルス数 LUT 4-4 は、変化パルス数決定部 4-5 と接続され、実験データに基づく点灯率と変化パルス数との関係をテーブル形式で記憶している。例えば、点灯率が 3.5 ~ 4.5 % に対して、変化パルス数として、点灯率が 3.5 % で 0 となり点灯率が 4.5 % で 1 になり点灯率の増加に比例して増加する値、すなわち 0 ~ 1 が記憶され、同様に、点灯率が 5.5 ~ 6.5 % に対して変化パルス数として 0 ~ 1 が記憶され、点灯率が 8.0 ~ 9.0 % に対して変化パルス数として 0 ~ 1 が記憶され、その他の点灯率に対しては変化パルス数として 0 が記憶されている。

ここで、変化パルス数は、同一サブフィールド内において、最初に、第 1 の維持パルスを印加して放電セルを第 1 の放電状態で放電させ、その後に、第 1 の維持パルスと異なる第 2 の維持パルスを印加して放電セルを第 1 の放電状態と異なる第 2 の放電状態で放電させる場合において、同一サブフィールド内の維持パル

スの全印加回数に対する第2の維持パルスの印加回数の割合である。したがつて、変化パルス數が0の場合、同一サブフィールド内において第1の維持パルスのみが印加され、変化パルス數の増加に応じて第2の維持パルスの印加回数が増加し、変化パルス數が1の場合、同一サブフィールド内において第2の維持パルスのみが印加される。

変化パルス數決定部4.5は、遅延時間決定部3.2aおよび維持周期決定部4.0aと接続され、サブフィールド点灯率測定器8から出力されるサブフィールド点灯率信号S.Lに応じて対応する変化パルス數を点灯率／変化パルス數L.U.T.4.4から読み出し、読み出した変化パルス數を遅延時間決定部3.2aおよび維持周期決定部4.0aへ出力する。なお、変化パルス數の決定は、上記のように実験データに基づく点灯率と変化パルス數の関係をテーブル形式で記憶する例に特に限定されず、点灯率と変化パルス數との関係を表す近似式から点灯率に対応する変化パルス數を求めるようにしてもよい。

点灯率／遅延時間L.U.T.3.1は、本実施例では、例えば、点灯率が0～35%に対して第1の遅延時間T.d.1として0nsが記憶され、点灯率が35～45%に対して第1の遅延時間T.d.1として0nsが記憶されるとともに、第2の遅延時間T.d.2として200nsが記憶され、点灯率が45～55%に対して第1の遅延時間T.d.1として200nsが記憶され、点灯率が55～65%に対して第1の遅延時間T.d.1として200nsが記憶され、点灯率が65～80%に対して第1の遅延時間T.d.1として350nsが記憶され、点灯率が80～90%に対して第1の遅延時間T.d.1として350nsが記憶され、点灯率が90～100%に対して第1の遅延時間T.d.1として200nsが記憶されている。

ここで、第1の遅延時間T.d.1は、同一サブフィールド内において、最初に、第1の維持パルスを印加して放電セルを第1の放電状態で放電させ、その後に、第1の維持パルスと異なる第2の維持パルスを印加して放電セルを第1の放電状態と異なる第2の放電状態で放電させる場合において、第1の維持パルスの遅延時間T.d.2であり、第2の遅延時間T.d.2は、この場合の第2の維持パルスの遅延

時間T.d.である。

なお、点灯率が0～35%、45～55%、65～80%および90～100%に対して第2の遅延時間T.d.2を記憶していないのは、これらの点灯率の場合、本実施例では、同一サブフィールド内において第1の維持パルスのみが印加され、第2の維持パルスは印加されず、第2の遅延時間T.d.2が不要になるためである。

遅延時間決定部3.2aは、遅延器3.4、3.5と接続され、サブフィールド点灯率測定器8から出力されるサブフィールド点灯率信号S.Lに応じて対応する第1および第2の遅延時間T.d.1、T.d.2を点灯率／遅延時間L.U.T.3.1から読み出し、変化パルス數決定部4.5から出力される変化パルス數に応じて同一サブフィールドにおいて第1および第2の維持パルスが印加されるように、第1および第2の遅延時間T.d.1、T.d.2のうちの一方を遅延時間T.d.として遅延器3.4、3.5へ出力し、遅延時間T.d.だけ遅延動作を行うように遅延器3.4、3.5を制御する。

具体的には、遅延時間決定部3.2aは、同一サブフィールドの維持期間において、変化パルス數が0の場合に維持期間の全ての維持パルスが第1の維持パルスになるよう、第1の遅延時間T.d.1を出力し、変化パルス數の増加に応じて第2の維持パルスの印加回数が増加するよう、第2の遅延時間T.d.2を出力し、例えば、変化パルス數が0、2の場合に維持期間の維持パルスの最初の80%が第1の維持パルスとなるよう、第1の遅延時間T.d.1を出力した後、残りの20%が第2の維持パルスとなるよう、第2の遅延時間T.d.2を出力し、最終的に、変化パルス數が1の場合に維持期間の全ての維持パルスが第2の維持パルスになるよう、第2の遅延時間T.d.2を出力する。したがって、同一サブフィールドの維持期間において、変化パルス數に応じた割合で遅延時間の異なる2種類の第1および第2の維持パルスを印加することができる。

点灯率／維持周期L.U.T.3.9は、本実施例では、例えば、点灯率が0～35%に対して第1の維持周期として6μsが記憶され、点灯率が35～45%に対して第1の維持周期として6μsが記憶されるとともに、第2の維持周期として7μsが記憶され、点灯率が45～55%に対して第1の維持周期として7μsが

記憶され、点灯率が 55%～65%に対して第1の維持周期として 7μs が記憶されるとともに、第2の維持周期として 8μs が記憶され、点灯率が 65%～80%に対して第1の維持周期として 8μs が記憶され、点灯率が 80%～90%に対して第1の維持周期として 8μs が記憶されるとともに、第2の維持周期として 7μs が記憶され、点灯率が 90%～100%に対して第1の維持周期として 7μs が記憶されている。

ここで、第1の維持周期は、同一サブフィールド内において、最初に、第1の維持パルスを印加して放電セルを第1の放電状態で放電させ、その後に、第1の維持パルスと異なる第2の維持パルスを印加して放電セルを第1の放電状態と異なる第2の放電状態で放電させる場合において、第1の維持パルスの維持周期であり、第2の維持周期は、この場合の第2の維持パルスの維持周期である。なお、点灯率が 0%～35%，45%～55%，65%～80%および 90%～100%に対して第2の維持周期を記憶していないのは、これらの点灯率の場合、本実施例では、同一サブフィールド内において第1の維持パルスのみが印加され、第2の維持パルスは印加されず、第2の維持周期が不要になるためである。

維持周期決定部 40a は、基本制御信号発生器 33d と接続され、サブフィールド点灯率測定器 8 から出力されるサブフィールド点灯率信号 S1 に応じて対応する第1および第2の維持周期を点灯率/LUT 39 から読み出し、変化パルス数決定部 45 から出力される変化パルス数に応じて同一サブフィールドにおいて第1および第2の維持パルスが印加されるように、第1および第2の維持周期のうちの一方を基本制御信号発生器 33d へ出力する。

具体的には、維持周期決定部 40a は、同一サブフィールドの維持期間において、変化パルス数が 0 の場合に維持期間の全ての維持パルスが第1の維持パルスとなるように第1の維持周期を出力し、変化パルス数の増加に応じて第2の維持パルスの印加回数が増加するようには第2の維持周期を出力し、例えば、変化パルス数が 0, 2 の場合に維持期間の維持パルスの最初の 80%が第1の維持パルスとなるように第1の維持周期を出力し、残りの 20%が第2の維持パルスとなるように第2の維持周期を出力し、最終的に、変化パルス数が 1 の場合に維持期間の全ての維持パルスが第2の維持パルスになるように第2の維持周期を出力する。

したがって、同一サブフィールドの維持期間において、変化パルス数に応じた割合で維持周期の異なる 2 種類の第1および第2の維持パルスを印加することができる。

基本制御信号発生器 33d は、サステンドライバ 6 が維持周期決定部 40a により決定された維持周期で維持パルスを出力するように、サステンドライバ駆動制御信号 US として制御信号 S1～S4 を出力する。

上記の構成により、サブフィールド処理器 3e は、サブフィールド点灯率測定器 8 により測定された点灯率に応じて、維持時間および維持周期を制御するとともに、変化パルス数に応じて同一サブフィールド内の第1の維持パルスの印加回数と第2の維持パルスの印加回数との割合を制御することができる。なお、各サブフィールドの維持期間の維持パルスの数は予め所定数に定められているため、必ずしも変化パルス数に応じた割合で第1および第2の維持パルスの印加回数を設定できない場合があるが、この場合は、変化パルス数に応じた割合に最も近い設定可能な印加回数が設定される。

なお、スキャンドライバ 5 についても上記と同様にサブフィールド処理器 3e により制御され、同様にサブフィールドごとの点灯率に応じてスキャン電極 12 に印加される維持パルスの運延時間および維持周期が制御されるとともに、変化パルス数に応じて同一サブフィールド内の第1の維持パルスの印加回数と第2の維持パルスの印加回数との割合が制御される。

本実施例では、サブフィールド処理器 3e が制御回路に相当し、その他の点は第2の実施例と同様である。

図 17 に示すような特性を有する PDP を用いた場合、上記の第4および第6の実施例で述べたように、運延時間および維持周期の切り換えにより輝度が不連続となり、視聴者はこの輝度の変化をフリッカーハとして感じる場合がある。これは、サブフィールド内の全ての維持パルスの運延時間および維持周期が同時に変化するためである。

本実施例では、上記の構成により、以下のようにして、サブフィールドごとの点灯率に応じて運延時間および維持周期の異なる 2 種類の第1および第2の維持パルスの割合を同一サブフィールド内で変化させることにより、上記の輝度の大

きな変化を抑制して、視聴者にフリッカーを感じさせないようにしている。まず、点灯率が 0 ~ 3 5 % の場合、各サブフィールドにおいて遅延時間が 0 n s で維持周期が 6  $\mu$ s の第 1 の維持パルスを印加する。すなわち、同一サブフィールドの維持期間において第 1 および第 2 の放電を行う 1 種類の維持パルスのみを印加する。

一方、点灯率が 4 5 ~ 5 5 % の場合、各サブフィールドにおいて遅延時間が 2 0 0 n s で維持周期が 7  $\mu$ s の第 1 の維持パルス（点灯率が 4 5 ~ 5 5 % の場合の維持パルス）と遅延時間が 3 5 0 n s で維持周期が 8  $\mu$ s の第 2 の維持パルス（点灯率が 6 5 ~ 8 0 % の場合の維持パルス）とを点灯率に応じた割合で印加する。すなわち、同一サブフィールドの維持期間において第 1 および第 2 の放電を行う第 1 の維持パルスと第 2 の維持パルスより遅延時間および維持周期の長い第 1 および第 2 の放電を行う第 2 の維持パルスとを点灯率に応じた割合で印加する。

ここで、点灯率が 3 5 ~ 4 5 % の場合、各サブフィールドにおいて遅延時間が 0 n s で維持周期が 7  $\mu$ s の第 1 の維持パルス（点灯率が 0 ~ 3 5 % の場合の維持パルス）と遅延時間が 2 0 0 n s で維持周期が 7  $\mu$ s の第 2 の維持パルス（点灯率が 4 5 ~ 5 5 % の場合の維持パルス）とを点灯率に応じた割合で印加する。すなわち、同一サブフィールドの維持期間において 1 回の放電を行う第 1 の維持パルスと第 1 および第 2 の放電を行う第 2 の維持パルスとを点灯率に応じた割合で印加する。

具体的には、点灯率が 3 5 % の場合、第 1 の維持パルスが 1 0 0 % で第 2 の維持パルスが 0 % の割合になるように維持パルスを印加する。点灯率が増加すると、点灯率の増加に応じて同一サブフィールドの維持期間における第 1 の維持パルスの印加回数を減少させるとともに第 2 の維持パルスの印加回数を増加させ、例えば、点灯率が 5 7 % の場合、維持期間の最初の 8 0 % が第 1 の維持パルスとなり残りの 2 0 % が第 2 の維持パルスになるようになります。最終的に、点灯率が 6 5 % の場合、第 1 の維持パルスが 0 % で第 2 の維持パルスが 1 0 0 % の割合になるように維持パルスを印加する。

このように、遅延時間および維持周期を切り換える際、同一サブフィールドにおいて切り換えた前の維持パルスと切り換えた後の維持パルスとの割合を点灯率に応じて徐々に変化させていくので、同一サブフィールド内のすべての維持パルスが同時に切り換わることがなくなり、短い時間間隔の第 1 および第 2 の放電から長い時間間隔の第 1 および第 2 の放電に切り換わる際に輝度が連続的に変化し、フリッカーの発生を防止することができる。

最後に、点灯率が 9 0 ~ 1 0 0 % の場合、各サブフィールドにおいて遅延時間が 2 0 0 n s で維持周期が 7  $\mu$ s の第 1 の維持パルスを印加する。すなわち、同一サブフィールドの維持期間において第 1 および第 2 の放電を行う 1 種類の維持

次に、点灯率が 6 5 ~ 8 0 % の場合、各サブフィールドにおいて遅延時間が 3 5 0 n s で維持周期が 8  $\mu$ s の第 1 の維持パルスを印加する。すなわち、同一サブフィールドの維持期間において第 1 および第 2 の放電を行う 1 種類の維持パルスのみを印加する。

ここで、点灯率が 5 5 ~ 6 5 % の場合、各サブフィールドにおいて遅延時間が 2 0 0 n s で維持周期が 7  $\mu$ s の第 1 の維持パルス（点灯率が 4 5 ~ 5 5 % の場合の維持パルス）と遅延時間が 3 5 0 n s で維持周期が 8  $\mu$ s の第 2 の維持パルス（点灯率が 6 5 ~ 8 0 % の場合の維持パルス）とを点灯率に応じた割合で印加する。すなわち、同一サブフィールドの維持期間において第 1 および第 2 の放電を行う第 1 の維持パルスと第 2 の維持パルスより遅延時間および維持周期の長い第 1 および第 2 の放電を行う第 2 の維持パルスとを点灯率に応じた割合で印加する。

具体的には、点灯率が 5 5 % の場合、第 1 の維持パルスが 1 0 0 % で第 2 の維持パルスが 0 % の割合になるように維持パルスを印加する。点灯率が増加すると、点灯率の増加に応じて同一サブフィールドの維持期間における第 1 の維持パルスの印加回数を減少させるとともに第 2 の維持パルスの印加回数を増加させ、例えば、点灯率が 5 7 % の場合、維持期間の最初の 8 0 % が第 1 の維持パルスとなり残りの 2 0 % が第 2 の維持パルスになるようになります。最終的に、点灯率が 6 5 % の場合、第 1 の維持パルスが 0 % で第 2 の維持パルスが 1 0 0 % の割合になるように維持パルスを印加する。

このように、遅延時間および維持周期を切り換える際、同一サブフィールドにおいて切り換えた前の維持パルスと切り換えた後の維持パルスとの割合を点灯率に応じて徐々に変化させていくので、同一サブフィールド内のすべての維持パルスが同時に切り換わることなくなり、短い時間間隔の第 1 および第 2 の放電から長い時間間隔の第 1 および第 2 の放電に切り換わる際に輝度が連続的に変化し、フリッカーの発生を防止することができる。

最後に、点灯率が 9 0 ~ 1 0 0 % の場合、各サブフィールドにおいて遅延時間が 2 0 0 n s で維持周期が 7  $\mu$ s の第 1 の維持パルスを印加する。すなわち、同一サブフィールドの維持期間において第 1 および第 2 の放電を行う 1 種類の維持

パルスのみを印加する。

ここで、点灯率が 8.0 ~ 9.0 % の場合、各サブフィールドにおいて遅延時間が 3.50 ns で維持周期が 8 μs の第 1 の維持パルス（点灯率が 6.5 ~ 8.0 % の場合の維持パルス）と遅延時間が 2.00 ns で維持周期が 7 μs の第 2 の維持パルス（点灯率が 9.0 ~ 10.0 % の場合の維持パルス）とを点灯率に応じた割合で印加する。すなわち、同一サブフィールドの維持期間において第 1 および第 2 の放電を行う第 1 の維持パルスと第 1 の維持パルスより遅延時間および維持周期の短い第 1 および第 2 の放電を行う第 2 の維持パルスとを点灯率に応じた割合で印加する。

具体的には、点灯率が 8.0 % の場合、第 1 の維持パルスが 1.00 % で第 2 の維持パルスが 0 % の割合になるように維持パルスを印加する。点灯率が増加すると点灯率の増加に応じて同一サブフィールドの維持期間における第 1 の維持パルスの印加回数を減少させるとともに第 2 の維持パルスの印加回数を増加させ、例えば、点灯率が 8.2 % の場合、維持期間の最初の 8.0 % が第 1 の維持パルスとなり残りの 2.0 % が第 2 の維持パルスになるよう、第 1 の維持パルスの印加回数を制御する。最終的に、点灯率が 9.0 % の場合、第 1 の維持パルスが 0 % で第 2 の維持パルスが 1.00 % の割合になるように維持パルスを印加する。

このように、遅延時間および維持周期を切り換える際、同一サブフィールドにおいて切り換えた前の維持パルスと切り換えた後の維持パルスとの割合を点灯率に応じて徐々に変化させていくので、同一サブフィールド内のすべての維持パルスが同時に切り換わることがなくなり、長い時間隔の第 1 および第 2 の放電から短い時間間隔の第 1 および第 2 の放電に切り換わる際に輝度が連続的に変化し、フリッカーの発生を防止することができます。

図 3.8 は、図 3.6 に示すプラズマディスプレイ装置の効率評価値と点灯率との関係を示す図である。図 3.8 に示すように、本実施例では、上記のようにして、サブフィールドごとの点灯率に応じて遅延時間および維持周期を切り換えることにより、投入電力に対する発光効率を向上させ、消費電力を低減することができる。

また、本実施例では、遅延時間および維持周期の切り換えた前後において、同一

サブフィールドにおいて切り換えた前の維持パルスと切り換えた後の維持パルスとの割合を点灯率に応じて変化させているので、異なる 2 種類の維持パルスの割合を徐々に変化させて輝度を連続的に変化させることができ、視覚的な違和感を与えることなく、遅延時間および維持周期を切り換えることができる。

なお、上記の説明では、遅延時間および維持周期の切り換えを 3 回行う場合について説明したが、遅延時間および維持周期の切り換えをその他の回数行う場合も、各切り換えた時に上記と同様の制御を行うことにより、同様の効果を得ることができる。

また、上記の第 1 および第 2 の維持パルスの印加回数の制御は、全てのサブフィールドで行わずに、視聽者に対する視覚的影響が大きい重み付けの大きなサブフィールドにおいてのみ行うようにしてよい。

また、本事例では、遅延時間および維持周期とともに切り換えたが、遅延時間および維持周期の一方を切り換える場合に第 1 および第 2 の維持パルスの印加回数の制御を行うようにしてよい。

次に、本発明の第 9 の実施例によるプラズマディスプレイ装置について説明する。図 3.9 は、本発明の第 9 の実施例によるプラズマディスプレイ装置の構成を示すブロック図である。

図 3.9 に示すプラズマディスプレイ装置と図 1.1 に示すプラズマディスプレイ装置とで異なる点は、サブフィールドごとの点灯率に応じてスキャンドライバ 5 およびサステインドライバ 6 b のインダクタンス値を変化させるインダクタンス制御回路 1.5 が付加された点であり、その他の点は図 1.1 に示すプラズマディスプレイ装置と同様であるので、同一部分には同一符号を付し、以下異なる部分についてのみ詳細に説明する。

図 3.9 に示すインダクタンス制御回路 1.5 は、サブフィールド点灯率測定器 8 から出されるサブフィールド点灯率信号 S.L を受け、サブフィールドごとの点灯率に応じて LC 共振に寄与するインダクタンス値を制御するためのインダクタンス制御信号 L.C, L.U をスキャンドライバ 5 b およびサステインドライバ 6 b へそれぞれ出力する。

図 4.0 は、図 3.9 に示すインダクタンス制御回路 1.5 の構成を示すブロック図

である。図 4 0 に示すインダクタンス制御回路 1 5 は、点灯率／インダクタンス LUT 1 5 1 およびインダクタンス決定部 1 5 2 を含む。点灯率／インダクタンス LUT 1 5 1 は、インダクタンス決定部 1 5 2 と接続され、実験データに基づく点灯率と LC 共振に寄与するインダクタンス値との関係をテーブル形式で記憶している。例えば、点灯率が 6.5 ~ 10.0 % に対してインダクタンス値として 0.36 μH が記憶され、点灯率が 0 ~ 6.5 % に対してインダクタンス値として 0.6 μH が記憶されている。

インダクタンス決定部 1 5 2 は、サブフィールド点灯率測定器 8 から出力されるサブフィールド点灯率信号 S\_L に応じて対応するインダクタンス値を点灯率／インダクタンス LUT 1 5 1 から読み出し、読み出したインダクタンス値をインダクタンス制御信号 L\_C, L\_U としてスキャンドライバ 5 b およびサステインドライバ 6 b へそれぞれ出力する。なお、インダクタンス値の決定は、上記のよう実験データに基づく点灯率ヒストグラムとの関係をテーブル形式で記憶する例に特に限定されず、点灯率とインダクタンス値との関係を表す近似式から点灯率に対応するインダクタンス値を求めるようにしてもよい。

上記の構成により、インダクタンス制御回路 1 5 は、サブフィールド点灯率測定器 8 により測定された点灯率に応じてスキャンドライバ 5 b およびサステインドライバ 6 b の LC 共振に寄与するインダクタンス値を制御する。次に、図 3 9 に示すサステインドライバ 6 b について詳細に説明する。図 4 1 は、図 3 9 に示すサステインドライバ 6 b の構成を示す回路図である。なお、本実施例のスキャンドライバ 5 b もサステインドライバ 6 b と同様に構成され、同様に動作するので、スキャンドライバ 5 b に関する詳細な説明を省略し、サステインドライバ 6 b についてのみ、以下詳細に説明する。

図 4 1 に示すサステインドライバ 6 b と図 3 に示すサステインドライバ 6 と異なる点は、回収コイル L\_S がインダクタンス制御信号 L\_U に体積でインダクタンス値を変化させる可変インダクタンス部 V\_L に変更された点であり、その他の点は図 3 に示すサステインドライバ 6 と同様であるので同一部分に同一符号を付し、以下異なる点についてのみ詳細に説明する。

図 4 1 に示す可変インダクタンス部 V\_L は、ノード N 2 とノード N 1 の間に

接続され、インダクタンス制御回路 1 5 から出力されるインダクタンス制御信号 L\_U に応じてインダクタンス値を変化させる。

本実施例では、スキャンドライバ 5 b およびサステインドライバ 6 b が駆動回路、第 1 および第 2 の駆動回路ならびに最終駆動回路に相当し、可変インダクタンス部 V\_L、回収コントローラ C\_1、トランジスタ Q\_3 およびダイオード D\_1 が第 1 の駆動回路に相当し、インダクタンス制御回路 1 5 がインダクタンス制御回路に相当し、可変インダクタンス部 V\_L がインダクタンス回路および可変インダクタンス回路に相当し、その他の点は第 2 の実施例と同様である。

図 4 2 は、図 4 1 に示す可変インダクタンス部 V\_L の構成を示す回路図である。図 4 2 に示す可変インダクタンス部 V\_L は、回収コイル L\_B, L\_S、トランジスタ Q\_L を含む。

回収コイル L\_B は、ノード N 2 とノード N 1 との間に接続され、回収コイル L\_S およびトランジスタ Q\_L がノード N 2 とノード N 1 の間に直列に接続され、回収コイル L\_B と回収コイル L\_S とが並列に接続される。トランジスタ Q\_L のゲートにはインダクタンス制御信号 L\_U が入力される。

ここで、回収コイル L\_B のインダクタンス値が 0.6 μH であり、回収コイル L\_S のインダクタンス値が 0.9 μH である場合、回収コイル L\_B, L\_S の合成インダクタンス値は 0.36 μH となる。また、インダクタンス値が 0.6 μH の場合の各遅延時間における点灯率と効率評価値との関係は図 4 3 に示すようになり、インダクタンス値が 0.36 μH の場合の各遅延時間 T\_d における点灯率と効率評価値との関係は図 1 7 および図 3 2 (図 3 2 は、図 1 7 の遅延時間が 3.50 ns のもの)について、一部の点灯率の範囲において周期を変化させた場合の関係に示したものとなる。

なお、図 4 3 中、各配号が表わす遅延時間 T\_d は図 1 7 と同様であり、それぞれの点灯率における各遅延時間 T\_d の効率評価値は、図 1 7 に示した相対する点灯率の遅延時間が 0 ns の場合の効率評価値が 0.36 μH の相対する点灯率の遅延時間が 0 ns の場合の効率評価値を基準とし、この値で除算して正規化してある。この効率評価値が大きいほど消費電力が小さくなることを示している。

図 4 3 と図 1 7 とを比較すると、インダクタンス制御信号 L J I としてハイレベルの信号を出力し、電力がより低減されていることがわかる。したがって、上記の各実施例のように、遅延時間  $T_d$  を制御するだけでなく LC 共振に寄与するインダクタンス値を変化させることでも消費電力を低減できる。

図 4 4 は、図 4 3 に示す効率評価値と点灯率との関係を基にインダクタンス制御回路 1 5 により点灯率が 6.5 % 以上になったときにインダクタンス値を 0.6  $\mu H$  から 0.36  $\mu H$  へ切り換えた場合の効率評価値と点灯率との関係を示す図である。

図 4 4 に示す実線は、図 3 3 を用いて説明した点灯率に応じた維持周期の制御のうち、最も消費電力を低減した場合の効率評価値と点灯率との関係、すなわち点灯率が 0 ~ 2.5 % のとき遅延時間  $T_d$  を 0 ns に設定し、点灯率が 2.5 ~ 4.5 % のとき遅延時間  $T_d$  を 100 ns に設定し、点灯率が 4.5 ~ 6.0 % のとき遅延時間  $T_d$  を 200 ns に設定し、点灯率が 6.0 ~ 100 % のとき遅延時間  $T_d$  を 350 ns に設定するとともに、点灯率が 0 ~ 80 % のとき維持周期を 6  $\mu s$  に設定し、点灯率が 80 ~ 100 % のとき維持周期を 8  $\mu s$  に設定した場合の効率評価値と点灯率との関係を示している。

次に、図 4 4 の一点鎖線で示す部分は、インダクタンス値を 0.6  $\mu H$  に設定した上で、点灯率 0 ~ 30 % に対して遅延時間を 0 ns にし、点灯率 30 ~ 65 % に対して遅延時間を 200 ns にする場合の点灯率と効率評価値との関係を示している。インダクタンス値の制御としては、点灯率が 0 ~ 65 % の場合にインダクタンス値を 0.6  $\mu H$ 、点灯率が 65 ~ 100 % の場合にインダクタンス値を 0.36  $\mu H$  に制御している。すなわち、点灯率が所定値、例えば 65 % 以上の場合にインダクタンス値を小さくする場合を示している。この場合、点灯率が 0 ~ 65 % の範囲に効率評価値がさらに増加し、消費電力をより低減することができる。

したがって、点灯率が 0 ~ 65 % の場合、インダクタンス制御回路 1 5 は、インダクタンス制御信号 L J U としてローレベルの信号を出力し、トランジスタ Q L がオフされ、0.6  $\mu H$  のインダクタンス値を有するインダクタンス L B のみが LC 共振に寄与する。また、点灯率が 65 ~ 100 % の場合、インダクタンス制

御回路 1 5 は、インダクタンス制御信号 L J I としてハイレベルの信号を出力し、トランジスタ Q L がオンされ、0.36  $\mu H$  のインダクタンス値を有する回収コイル L S、LB の合成インダクタンスが LC 共振に寄与する。

このように、本実施例では、維持パルスが再び増加するタイミングだけではなく、点灯率の増加に応じて維持パルスを立ち上げる LC 共振のインダクタンス値が小さくなるようになります。より消費電力を低減した状態で放電を行うことができる。なお、上記の説明では、維持パルスが再び立ち上がるタイミングおよびインダクタンス値とともに制御したが、インダクタンス値のみを制御してもよい。

図 4 5 は、図 4 1 に示す可変インダクタンス部の他の例の構成を示す回路図である。図 4 5 に示す可変インダクタンス部は、回収コイル L a ~ L d、トランジスタ Q a ~ Q d を含む。回収コイル L a およびトランジスタ Q a は並列に接続され、以降同様に回収コイル L b ~ L d およびトランジスタ Q b ~ Q d がそれぞれ並列に接続され、並列に接続された回収コイルおよびトランジスタがノード N 2 とノード N 1 との間に直列に接続される。

ここで、回収コイル L a のインダクタンス値を L<sub>a</sub> とすると、回収コイル L b のインダクタンス値は L<sub>b</sub>。L<sub>a</sub> に、回収コイル L c のインダクタンス値は L<sub>c</sub>。L<sub>b</sub> に、回収コイル L d のインダクタンス値は L<sub>d</sub>。L<sub>c</sub> にそれぞれ設定される。この場合、インダクタンス制御信号 L J U としてインダクタンス制御回路 1 5 から 4 つのインダクタンス制御信号 L J U 1 ~ L J U 4 を出力し、トランジスタ Q a ~ Q d のオン / オフを制御することにより、2通りのインダクタンス値を設定することができます。したがって、本例の場合、点灯率に応じてより細かくインダクタンス値を変化させ、より最適な LC 共振の状態に設定することができる、消費電力をより低減することができる。

なお、回収コイルおよびトランジスタの接続数は、上記の 4 つに特に限定されず、種々の接続数に変更可能である。また、可変インダクタンス部としては、上記の各例に特に限定されず、インダクタンス制御信号に応じてインダクタンス値を可変できるものであれば他の構成であってもよい。

なお、上記の各実施例では、ADS方式によるサブフィールド分割を例に説明したが、アドレス・サステイン同時駆動方式によるサブフィールド分割等であっても同時に点灯される放電セルの点灯率を検出することにより同様の効果を得ることができる。また、上記の各実施例では、投入電力に対する発光効率を向上させて消費電力を低減することについて説明したが、投入電力を低下させずに同じ消費電力で発光させる場合は、発光効率の向上により輝度を上昇させ、高輝度化を達成するようにしてもよい。

1. 複数の放電セルを選択的に放電させて画像を表示する表示装置であつて、前記複数の放電セルを含む表示パネルと、前記表示パネル内の選択された放電セルに駆動パルスを印加して第1の放電を発生させる第1の駆動回路と、前記第1の放電により前記駆動パルスの電圧が減少して前記第1の放電が少なくとも弱められた後に、前記駆動パルスの電圧を再び増加させることにより前記第1の放電に続けて第2の放電を発生させる第2の駆動回路とを備えることを特徴とする表示装置。
2. 前記第2の駆動回路は、前記第1の放電によるブライミング効果が得られる間に前記第2の放電を発生させることを特徴とする請求項1記載の表示装置。
3. 前記第1の放電のピークと前記第2の放電のピークとの間隔は、100 ns以上550 ns以下であることを特徴とする請求項1記載の表示装置。
4. 前記第2の駆動回路は、前記第1の放電が弱まって完全に終了した後に前記第2の放電を発生させることを特徴とする請求項1記載の表示装置。
5. 前記第1の放電のピークと前記第2の放電のピークとの間隔は、300 ns以上550 ns以下であることを特徴とする請求項1記載の表示装置。
6. 前記第2の放電のピーク強度は、前記第1の放電のピーク強度以上であることを特徴とする請求項1記載の表示装置。
7. 前記複数の放電セルは、容量性負荷を含み、前記第1の駆動回路は、一端が前記容量性負荷に接続される少なくとも一つのインダクタンス素子を有

するインダクタンス回路と、  
前記容量性負荷と前記インダクタンス素子とのLC共振により前記駆動パルス  
を出力する共振駆動回路とを含むことを特徴とする請求項1記載の表示装置。

8. 前記第1の駆動回路は、前記駆動パルスの電流供給源として前記表示パネル  
外に設けられた第1の容量性素子を含み、前記第1の容量性素子は、前記放電セ  
ルに蓄積された電荷を回収することを特徴とする請求項1記載の表示装置。

9. 前記第2の放電により前記駆動パルスの電圧が減少して前記第2の放電が少  
なくとも弱められた後に、前記駆動パルスの電圧を再び増加させることにより前  
記第2の放電に続けて第3の放電を発生させる第3の駆動回路をさらに備えるこ  
とを特徴とする請求項1記載の表示装置。

10. 前記第3の駆動回路は、放電により前記駆動パルスの電圧が減少して放電  
が少なくとも弱められた後に前記駆動パルスの電圧を再び増加させる動作を繰り  
返して前記第2の放電に続けて複数回の放電を連続して発生させることを特徴と  
する請求項9記載の表示装置。

11. 前記第2の駆動回路は、  
前記駆動パルスの電流供給源として前記表示パネル外に設けられた第2の容量  
性素子と、  
前記第2の容量性素子を所定の電圧に充電するための電圧源とを含むことを特  
徴とする請求項9記載の表示装置。

12. 前記駆動パルスは、第1の電位から第2の電位へ遷移し、前記第1の電位  
から前記第2の電位へ遷移する間に少なくとも1回極大値および極小値をとる駆  
動パルスを含み、  
最後の極値から前記第2の電位への遷移速度が第1の電位から直後の極値への  
遷移速度およびその後の後の極値から直後の極値への遷移速度よりも遅くなるよう

前記駆動パルスを駆動する最終駆動回路をさらに備えることを特徴とする請求項  
1記載の表示装置。

13. 前記最終駆動回路は、  
一端に前記第2の電位を受ける電界効果型トランジスタと、  
前記電界効果型トランジスタのゲートに入力される制御信号の電流を制限する  
電流制限回路とを含むことを特徴とする請求項12記載の表示装置。
14. 複数の放電セルを選択的に放電させて画像を表示する表示装置であつて、  
前記複数の放電セルを含む表示パネルと、  
前記表示パネル内の選択された放電セルに駆動パルスを印加して第1の放電を  
発生させた後に第2の放電を発生させる駆動回路と、  
前記複数の放電セルのうち同時に点灯させる放電セルの点灯率を検出する検出  
回路と、  
前記検出回路により検出された点灯率に応じて前記駆動パルスを変化させよ  
うに前記駆動回路を制御する制御回路とを備えることを特徴とする表示装置。
15. 1フィールドを複数のサブフィールドごとに選  
択された放電セルを放電させて階調表示を行うために、1フィールドの画像デー  
タを各サブフィールドの画像データに変換する変換回路をさらに備え、  
前記検出回路は、サブフィールドごとの点灯率を検出するサブフィールド点灯  
率検出回路を含み、  
前記制御回路は、前記サブフィールド点灯率検出回路により検出されたサブフ  
ィールドごとの点灯率に応じて前記駆動パルスを変化させるように前記駆動回路  
を制御することを特徴とする請求項14記載の表示装置。
16. 前記駆動回路は、  
前記駆動パルスの電圧を増加させて前記第1の放電を発生させる第1の駆動回  
路と、

前記駆動パルスの電圧を再び増加させることにより前記第1の放電を発生させた後に前記第2の放電を発生させる第2の駆動回路とを含み、

前記駆動回路は、前記検出回路により検出された点灯率に応じて前記駆動パルスを変化させるように前記第2の駆動回路を制御することを特徴とする請求項1  
4記載の表示装置。

1.7. 前記第2の駆動回路は、前記第1の放電により前記駆動パルスの電圧が減少して前記第1の放電が少なくとも弱められた後に、前記駆動パルスの電圧を再び増加させることにより前記第2の放電を発生させることを特徴とする請求項1  
6記載の表示装置。

1.8. 前記駆動回路は、前記検出回路により検出された点灯率に応じて前記第2の駆動回路が前記駆動パルスの電圧を再び増加させるタイミングを変化させることを特徴とする請求項1  
6記載の表示装置。

1.9. 前記駆動回路は、前記検出回路により検出された点灯率が大きいほど前記第2の駆動回路が前記駆動パルスの電圧を再び増加させるタイミングを遅くすることを特徴とする請求項1  
6記載の表示装置。

2.0. 前記駆動回路は、前記検出回路により検出された点灯率が所定値以上になった場合、前記第1の放電に統いて前記第2の放電が発生するように前記第2の駆動回路を制御することを特徴とする請求項1  
6記載の表示装置。

2.1. 前記駆動回路は、前記検出回路により検出された点灯率の増加に応じて前記駆動パルスの電圧を再び増加させるタイミングを遅くし、さらに点灯率が増加して所定値以上になつた場合に前記駆動パルスの電圧を再び増加させるタイミングを早くするよう前に前記第2の駆動回路を制御することを特徴とする請求項1  
6記載の表示装置。

2.2. 前記駆動回路は、前記検出回路により検出された点灯率が所定値以上になつた場合、前記第2の駆動回路が前記駆動パルスの電圧を再び増加させるタイミングを切り換えるとともに、前記駆動パルスの電圧を再び増加させるタイミングの切り換え前後で輝度が略等しくなるように前記表示パネル内の選択された放電セルに印加される駆動パルスのパルス数を変化させるように前記駆動回路を制御することを特徴とする請求項1  
6記載の表示装置。

2.3. 前記駆動回路は、前記検出回路により検出された点灯率が大きいほど前記駆動パルスの周期を長くするように前記駆動回路を制御することを特徴とする請求項1  
4記載の表示装置。

2.4. 前記駆動回路は、前記検出回路により検出された点灯率が所定値以上になつた場合、前記駆動パルスの周期を切り換えるとともに、前記駆動パルスの周期の切り換え前後で輝度が略等しくなるように前記表示パネル内の選択された放電セルに印加される駆動パルスのパルス数を変化させるように前記駆動回路を制御することを特徴とする請求項1  
4記載の表示装置。

2.5. 前記駆動回路は、同一サブフィールド内において、1パルスの印加により1回の放電を発生させる第1の駆動パルスと、前記第1の放電を発生させた後に前記第2の放電を発生させる第2の駆動パルスとの少なくとも一方を印加し、前記駆動回路は、前記サブフィールド点灯率検出回路により検出されたサブフィールドごとの点灯率に応じて前記第1の駆動パルスの印加回数と前記第2の駆動パルスの印加回数との割合を変化させるように前記駆動回路を制御することを特徴とする請求項1  
5記載の表示装置。

2.6. 前記駆動回路は、同一サブフィールド内において、第1の時間間隔で前記第1および第2の放電を発生させる第1の駆動パルスと、前記第1の時間間隔より長い第2の時間間隔で前記第1および第2の放電を発生させる第2の駆動パルスとの少なくとも一方を印加し、

前記制御回路は、前記サブフィールド点灯率検出回路により検出されたサブフィールドごとの点灯率に応じて前記第1の駆動パルスの印加回数と前記第2の駆動パルスの印加回数との割合を変化させるように前記駆動回路を制御することを特徴とする請求項15記載の表示装置。

2.7. 前記第2の駆動パルスの周期は、前記第1の駆動パルスの周期よりも長いことを特徴とする請求項26記載の表示装置。

2.8. 前記制御回路は、前記サブフィールド点灯率検出回路により検出されたサブフィールドごとの点灯率が大きいほど前記第1の駆動パルスの印加回数に対する前記第2の駆動パルスの印加回数の割合が大きくなるように前記駆動回路を制御することを特徴とする請求項26記載の表示装置。

2.9. 前記制御回路は、前記サブフィールド点灯率検出回路により検出されたサブフィールドごとの点灯率の増加に応じて前記第1の駆動パルスの印加回数に対する前記第2の駆動パルスの印加回数の割合を大きくし、さらに点灯率が増加して所定値以上になった場合に点灯率の増加に応じて前記第1の駆動パルスの印加回数に対する前記第2の駆動パルスの印加回数の割合を小さくするように前記駆動回路を制御することを特徴とする請求項26記載の表示装置。

3.0. 前記第1の駆動回路は、前記駆動パルスの電流供給源として前記表示パネル外に設けられた第1の容性性素子を含むことを特徴とする請求項16記載の表示装置。

3.1. 前記第1の容性性素子は、前記放電セルに蓄積された電荷を回収することを特徴とする請求項30記載の表示装置。

3.2. 前記複数の放電セルは、容性性負荷を含み、前記第1の駆動回路は、

一端が前記容量性負荷に接続される少なくとも一つのインダクタンス素子を有するインダクタンス回路と、前記容量性負荷と前記インダクタンス素子とのL/C共振により前記駆動パルスを出力する共振駆動回路とを含むことを特徴とする請求項16記載の表示装置。

3.3. 前記インダクタンス回路は、インダクタンス値を変化させることができることを特徴とする請求項26記載の表示装置。

前記検出回路により検出された点灯率に応じて前記可変インダクタンス回路のインダクタンス値を変化させるインダクタンス制御回路をさらに備えることを特徴とする請求項32記載の表示装置。

3.4. 前記駆動回路は、前記第2の放電により前記駆動パルスの電圧が減少して前記第2の放電が少なくとも弱められた後に、前記駆動パルスの電圧を再び増加させることにより前記第2の放電に統けて第3の放電を発生させる第3の駆動回路をさらに含み、前記駆動回路は、前記検出回路により検出された点灯率に応じて前記駆動パルスを変化させるように前記第3の駆動回路を制御することを特徴とする請求項16記載の表示装置。

3.5. 前記第3の駆動回路は、放電により前記駆動パルスの電圧が減少して放電が少なくとも弱められた後に前記駆動パルスの電圧を再び増加させる動作を繰り返して前記第2の放電に統けて複数回の放電を連続して発生させ、前記駆動回路は、前記検出回路により検出された点灯率に応じて前記駆動パルスを変化させるように前記第3の駆動回路を制御することを特徴とする請求項34記載の表示装置。

3.6. 前記第2の駆動回路は、前記駆動パルスの電流供給源として前記表示パネル外に設けられた第2の容性性素子と、

前記第2の容量性粒子を所定の電圧に充電するための電圧源とを含むことを特徴とする請求項3・4記載の表示装置。

3.7. 前記電圧源は、出力電圧を変化させることができると特徴とする請求項3・4記載の表示装置。  
前記検出回路により検出された点灯率が大きいほど前記第2の容量性粒子の充電電圧が小さくなるように前記可変電圧源の出力電圧を制御する電圧制御回路をさらに備えることを特徴とする請求項3・6記載の表示装置。

3.8. 前記電圧源は、出力電圧を変化させることができると特徴とする請求項3・4記載の表示装置。  
前記第1の放電により変化した前記駆動パルスの電位を検出する電位検出回路と、  
前記電位検出回路により検出された電位の変化量が大きいほど前記第2の容量性粒子の充電電圧が小さくなるように前記可変電圧源の出力電圧を制御する電圧制御回路とをさらに備えることを特徴とする請求項3・6記載の表示装置。

3.9. 複数の放電セルを選択的に放電させて画像を表示する表示装置の駆動方法  
であつて、  
選択された放電セルに駆動パルスを印加して第1の放電を発生させるステップと、  
前記第1の放電により前記駆動パルスの電圧が減少して前記第1の放電が少なくとも弱められた後に、前記駆動パルスの電圧を再び増加させることにより前記第1の放電に続けて第2の放電を発生させるステップとを含むことを特徴とする表示装置の駆動方法。

4.0. 前記第2の放電により前記駆動パルスの電圧が減少して前記第2の放電が少なくとも弱められた後に、前記駆動パルスの電圧を再び増加させることにより前記第2の放電に続けて第3の放電を発生させるステップとを含むことを特徴とする請求項3・9記載の表示装置の駆動方法。

4.1. 前記第3の放電を発生させるステップは、放電により前記駆動パルスの電圧が減少して放電が少くとも弱められた後に前記駆動パルスの電圧を再び増加させることにより前記第2の放電に続けて複数回の放電を連続して発生させる動作を繰り返して前記第2の放電に続けて複数回の放電を連続して発生させるステップとを含むことを特徴とする請求項4・0記載の表示装置の駆動方法。

4.2. 前記駆動パルスは、第1の電位から第2の電位へ遷移し、前記第1の電位から前記第2の電位へ遷移する間に少なくとも1回極大値および極小値をとる駆動パルスを含み、

最後の極値から前記第2の電位への遷移速度が前記第1の電位から直後の極値への遷移速度およびその後の極値から直後の極値への遷移速度よりも遅くなるよう前記駆動パルスを駆動するステップを含むことを特徴とする請求項4・0記載の表示装置の駆動方法。

4.3. 複数の放電セルを選択的に放電させて画像を表示する表示装置の駆動方法  
であつて、  
前記複数の放電セルのうち同時に点灯させる放電セルの点灯率を検出するステップと、  
前記換出ステップにより検出された点灯率に応じて前記駆動パルスを変化させて選択された放電セルに印加し、第1の放電を発生させた後に第2の放電を発生させるステップとを含むことを特徴とする表示装置の駆動方法。

4.4. 前記第1および第2の放電を発生させるステップは、  
選択された放電セルに印加する駆動パルスの電圧を増加させて第1の放電を発生させるステップと、  
前記駆動パルスの電圧を再び増加させることにより前記第1の放電を発生させた後に前記第2の放電を発生させるとともに、前記検出ステップにより検出された点灯率に応じて前記駆動パルスを変化させるステップとを含むことを特徴とする請求項4・3記載の表示装置の駆動方法。

4.5. 前記第2の放電を発生させるステップは、前記第1の放電により前記駆動パルスの電圧が減少して前記第1の放電が少なくとも弱められた後に、前記駆動パルスの電圧を再び増加させることにより前記第1の放電に統けて第2の放電を発生させることとともに、前記検出ステップにより検出された点灯率に応じて前記駆動パルスの電圧を増加させるタイミングを変化させるステップを含むことを特徴とする請求項4記載の表示装置の駆動方法。

補正書の請求の範囲

〔2001年3月27日（27.03.01）国際事務局受理：出願当初の請求の範囲4は取り下げられた；出願当初の請求の範囲1、9、10、16-19、21、22、34、35、39-41、44及び45は補正された；他の請求の範囲は変更なし。（9頁）〕

1. （補正後）複数の放電セルを選択的に放電させて画像を表示する表示装置であつて、  
前記複数の放電セルを含む表示パネルと、  
前記表示パネル内の選択された放電セルに駆動パルスを印加して第1の放電を発生させる第1の駆動回路と、  
前記第1の放電により前記駆動パルスの電圧が減少した後に、前記駆動パルスの電圧を増加させることにより前記第1の放電に統けて第2の放電を発生させる第2の駆動回路とを備えることを特徴とする表示装置。
2. 前記第2の駆動回路は、前記第1の放電によるプライミング効果が得られる間に前記第2の放電を発生させることを特徴とする請求項1記載の表示装置。
3. 前記第1の放電のピーカと前記第2の放電との間隔は、100ns以上550ns以下であることを特徴とする請求項1記載の表示装置。
4. (削除)
5. 前記第1の放電のピーカと前記第2の放電との間隔は、300ns以上550ns以下であることを特徴とする請求項1記載の表示装置。
6. 前記第2の放電のピーカ強度は、前記第1の放電のピーカ強度以上であることを特徴とする請求項1記載の表示装置。
7. 前記複数の放電セルは、容量性負荷を含み、  
前記第1の駆動回路は、  
一端が前記容量性負荷に接続される少なくとも一つのインダクタンス素子を有するインダクタンス回路と、

前記容量性負荷と前記インダクタンス素子とのLC共振により前記駆動パルスを出力する共振駆動回路とを含むことを特徴とする請求項1記載の表示装置。

8. 前記第1の駆動回路は、前記駆動パルスの電流供給源として前記表示パネル外に設けられた第1の容量性素子を含み、前記第1の容量性素子は、前記放電セルに蓄積された電荷を回収することを特徴とする請求項1記載の表示装置。

9. (補正後) 前記第2の駆動回路は、前記駆動パルスの電圧が減少した後に、前記駆動パルスの電圧を増加させることにより前記第2の放電に統けて第3の放電を発生させる第3の駆動回路をさらに備えることを特徴とする請求項1記載の表示装置。

10. (補正後) 前記第3の駆動回路は、放電により前記駆動パルスの電圧が減少した後に、前記駆動パルスの電圧を増加させる動作を繰り返して前記第2の放電に統けて複数回の放電を連続して発生させることを特徴とする請求項9記載の表示装置。

11. 前記第2の駆動回路は、前記駆動パルスの電流供給源として前記表示パネル外に設けられた第2の容量性素子と、前記第2の容量性素子を所定の電圧に充電するための電圧源とを含むことを特徴とする請求項9記載の表示装置。

12. 前記駆動パルスは、第1の電位から第2の電位へ遷移し、前記第1の電位から前記第2の電位へ遷移する間に少なくとも1回極大値および極小値をとる駆動パルスを含み、最後の極値から前記第2の電位への遷移速度が第1の電位から直後の極値への遷移速度およびその後の極値から直後の極値への遷移速度よりも遅くなるように前記駆動パルスを駆動する最終駆動回路をさらに備えることを特徴とする請求項

1記載の表示装置。

13. 前記最終駆動回路は、

一端に前記第2の電位を受ける電界効果型トランジスタと、前記電界効果型トランジスタのゲートに入力される制御信号の電流を制限する電流制限回路とを含むことを特徴とする請求項1記載の表示装置。

14. 複数の放電セルを選択的に放電させて画像を表示する表示装置であつて、前記複数の放電セルを含む表示パネルと、前記表示パネル内の選択された放電セルに駆動パルスを印加して第1の放電を発生させた後に第2の放電を発生させる駆動回路と、

前記複数の放電セルのうち同時に点灯させる放電セルの点灯率を検出する検出回路と、前記検出回路により検出された点灯率に応じて前記駆動パルスを変化させよううに前記駆動回路を制御する制御回路とを備えることを特徴とする表示装置。

15. 1ファイルドを複数のサブファイールドに分割してサブファイールドごとに選択された放電セルを放電させて階調表示を行うために、1ファイルドの画像データを各サブファイールドの画像データに変換する変換回路をさらに備え、前記検出回路は、サブファイールドごとの点灯率を検出するサブファイールド点灯率検出回路を含み、

前記駆動回路は、前記サブファイールド点灯率検出回路により検出されたサブファイールドごとの点灯率に応じて前記駆動パルスを変化させるよう前に前記駆動回路を制御することを特徴とする請求項1記載の表示装置。

16. (補正後) 前記駆動回路は、前記駆動パルスの電圧を増加させて前記第1の放電を発生させる第1の駆動回路と、前記駆動パルスの電圧を增加させることにより前記第1の放電を発生させた後路と、

に前記第2の放電を発生させる第2の駆動回路とを含み、  
前記制御回路は、前記検出回路により検出された点灯率に応じて前記駆動バルス  
を変化させよう前に前記第2の駆動回路を制御することを特徴とする請求項1  
4記載の表示装置。

17. (補正後) 前記第2の駆動回路は、前記第1の放電により前記駆動バルス  
の電圧が減少した後に、前記駆動バルスの電圧を増加させることにより前記第1  
の放電に統けて前記第2の放電を発生させることを特徴とする請求項1 6記載の  
表示装置。

18. (補正後) 前記制御回路は、前記検出回路により検出された点灯率に応じ  
て前記第2の駆動バルスの電圧を増加させることを特徴とする請求項1 6記載の表示装置。

19. (補正後) 前記制御回路が前記駆動バルスの電圧を増加させることを遅  
くすることを特徴とする請求項1 6記載の表示装置。

20. 前記制御回路は、前記検出回路により検出された点灯率が所定値以上にな  
った場合、前記第1の放電に統いて前記第2の放電が発生するように前記第2の  
駆動回路を制御することを特徴とする請求項1 6記載の表示装置。

21. (補正後) 前記制御回路は、前記検出回路により検出された点灯率の増加  
に応じて前記駆動バルスの電圧を増加させるタイミングを遅くし、さらに点灯率  
が増加して所定値以上になった場合に前記駆動バルスの電圧を増加させることを特徴とする請求項1  
6記載の表示装置。

22. (補正後) 前記制御回路は、前記検出回路により検出された点灯率が所定

値以上になった場合、前記第2の駆動回路が前記駆動バルスの電圧を増加させる  
タイミングを切り換えるとともに、前記駆動バルスの電圧を増加させるタイミン  
グの切り換え前後で輝度が略等しくなるように前記表示パネル内の選択された放  
電セルに印加される駆動バルスのバルス数を変化させるように前記駆動回路を制  
御することを特徴とする請求項1 6記載の表示装置。

23. 前記制御回路は、前記検出回路により検出された点灯率が大きいほど前記  
駆動バルスの周期を長くするように前記駆動回路を制御することを特徴とする請  
求項1 4記載の表示装置。

24. 前記制御回路は、前記検出回路により検出された点灯率が所定値以上にな  
った場合、前記駆動バルスの周期を切り換えるとともに、前記駆動バルスの周期  
の切り換え前後で輝度が略等しくなるように前記表示パネル内の選択された放電  
セルに印加される駆動バルスのバルス数を変化させるように前記駆動回路を制御  
することを特徴とする請求項1 4記載の表示装置。

25. 前記駆動回路は、同一サブフィールド内において、1バルスの印加により  
1回の放電を発生させる第1の駆動バルスと、前記第1の放電を発生させた後に  
前記第2の放電を発生させる第2の駆動バルスとの少なくとも一方を印加し、  
前記制御回路は、前記サブフィールド点灯率検出回路により検出されたサブフ  
ィールドごとの点灯率に応じて前記第1の駆動バルスの印加回数と前記第2の駆  
動バルスの印加回数との割合を変化させるように前記駆動回路を制御することを  
特徴とする請求項1 5記載の表示装置。

26. 前記駆動回路は、同一サブフィールド内において、第1の時間間隔で前記  
第1および第2の放電を発生させる第1の駆動バルスと、前記第1の時間間隔よ  
り長い第2の時間間隔で前記第1および第2の放電を発生させる第2の駆動バル  
スとの少なくとも一方を印加し、

一端が前記容量性負荷に接続される少なくとも一つのインダクタンス素子を有するインダクタンス回路と、

前記容量性負荷と前記インダクタンス素子とのLC共振により前記駆動パルスを出力する共振駆動回路とを含むことを特徴とする請求項16記載の表示装置。

3 3. 前記インダクタンス回路は、インダクタンス値を変化させることができる可変インダクタンス回路を含み、  
前記検出回路により検出された点灯率に応じて前記可変インダクタンス回路のインダクタンス値を変化させるインダクタンス制御回路をさらに備えることを特徴とする請求項3 2記載の表示装置。

3 4. (補正後) 前記駆動回路は、前記第2の放電により前記駆動パルスの電圧が減少した後に、前記駆動パルスの電圧を増加させることにより前記第2の放電に就けて第3の放電を発生させる第3の駆動回路をさらに含み、  
前記制御回路は、前記検出回路により検出された点灯率に応じて前記駆動パルスを変化させよう前に前記第3の駆動回路を制御することを特徴とする請求項16記載の表示装置。

3 5. (補正後) 前記第3の駆動回路は、放電により前記駆動パルスの電圧が減少した後に、前記駆動パルスの電圧を増加させる動作を繰り返して前記第2の放電に就けて複数回の放電を連続して発生させ、  
前記制御回路は、前記検出回路により検出された点灯率に応じて前記駆動パルスを変化せよう前に前記第3の駆動回路を制御することを特徴とする請求項14記載の表示装置。

3 6. 前記第2の駆動回路は、  
前記駆動パルスの電流供給源として前記表示パネル外に設けられた第2の容量性素子と、  
前記駆動パルスの電圧を所定の電圧に充電するための電圧源とを含むことを特徴とする請求項3 9記載の表示装置。

従つてする請求項3 4記載の表示装置。

3 7. 前記電圧源は、出力電圧を変化させることができることができる可変電圧源を含み、  
前記検出回路により検出された点灯率が大きいほど前記第2の容量性素子の充電電圧が小さくなるように前記可変電圧源の出力電圧を制御する電圧制御回路をさらに備えることを特徴とする請求項3 6記載の表示装置。

3 8. 前記電圧源は、出力電圧を変化させることができることができる可変電圧源を含み、  
前記第1の放電により変化した前記駆動パルスの電位を検出する電位検出回路と、

前記電位検出回路により検出された電位の変化量が大きいほど前記第2の容量性素子の充電電圧が小さくなるように前記可変電圧源の出力電圧を制御する電圧制御回路とをさらに備えることを特徴とする請求項3 6記載の表示装置。

3 9. (補正後) 複数の放電セルを選択的に放電させて画像を表示する表示装置の駆動方法であつて、  
選択された放電セルに駆動パルスを印加して第1の放電を発生させるステップと、

前記第1の放電により前記駆動パルスの電圧が減少した後に、前記駆動パルスの電圧を増加させることにより前記第1の放電に統けて第2の放電を発生させるステップとを含むことを特徴とする表示装置の駆動方法。

4 0. (補正後) 前記第2の放電により前記駆動パルスの電圧が減少した後に、前記駆動パルスの電圧を増加させることにより前記第2の放電に統けて第3の放電を発生させるステップとを含むことを特徴とする表示装置。

4 1. (補正後) 前記第3の放電を発生させるステップは、放電により前記駆動パルスの電圧が減少した後に、前記駆動パルスの電圧を增加させることにより前記第2の放電に統けて第3の放電を発生させる動作を繰り返す。

して前記第2の放電に統けて複数回の放電を連続して発生させるステップを含むことを特徴とする請求項4記載の表示装置の駆動方法。

4.2. 前記駆動パルスは、第1の電位から第2の電位へ遷移し、前記第1の電位から前記第2の電位へ遷移する間に少なくとも1回極大値および極小値をとる駆動パルスを含み、

最後の極値から前記第2の電位への遷移速度が前記第1の電位から直後の極値への遷移速度およびその後の極値から直後の極値への遷移速度よりも遅くなるよう前記駆動パルスを駆動するステップを含むことを特徴とする請求項3記載の表示装置の駆動方法。

4.3. 複数の放電セルを選択的に放電させて画像を表示する表示装置の駆動方法であつて、  
前記複数の放電セルのうち同時に点灯させる放電セルの点灯率を検出するステップと、

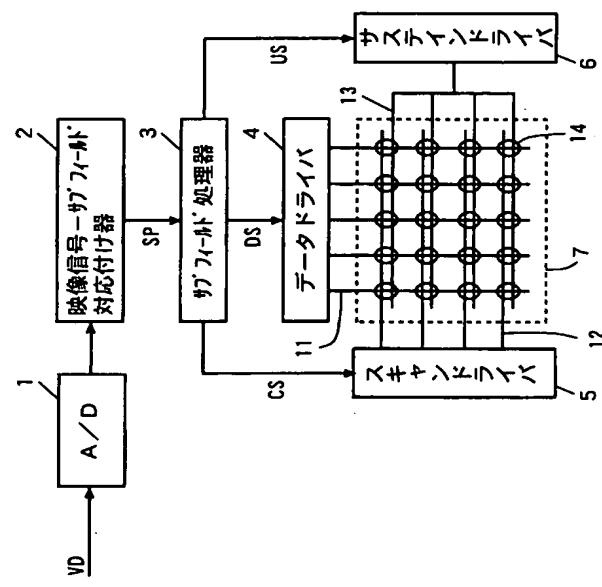
前記検出ステップにより検出された点灯率に応じて前記駆動パルスを変化させた選択された放電セルに印加し、第1の放電を発生させた後に第2の放電を発生させるステップとを含むことを特徴とする表示装置の駆動方法。

4.4. (補正後) 前記第1および第2の放電を発生させるステップは、  
選択された放電セルに印加する駆動パルスの電圧を増加させて第1の放電を発生させるステップと、  
前記駆動パルスの電圧を増加させることにより前記第1の放電を発生させた後に前記第2の放電を発生させるとともに、前記検出ステップにより検出された点灯率に応じて前記駆動パルスを変化させるステップとを含むことを特徴とする請求項4記載の表示装置の駆動方法。

4.5. (補正後) 前記第2の放電を発生させるステップは、前記第1の放電により前記駆動パルスの電圧が減少した後に、前記駆動パルスの電圧を増加させるご

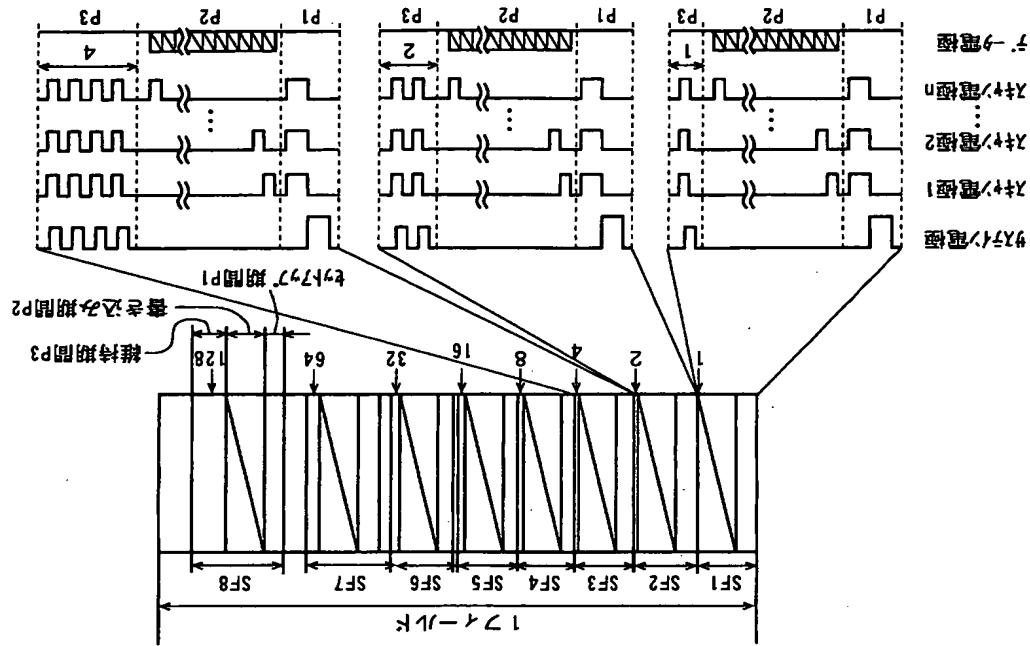
1 / 47

FIG. 1



2 / 47

FIG. 2



3/47

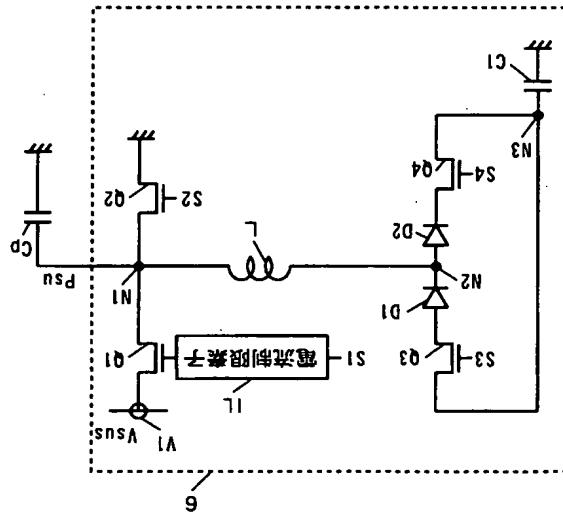
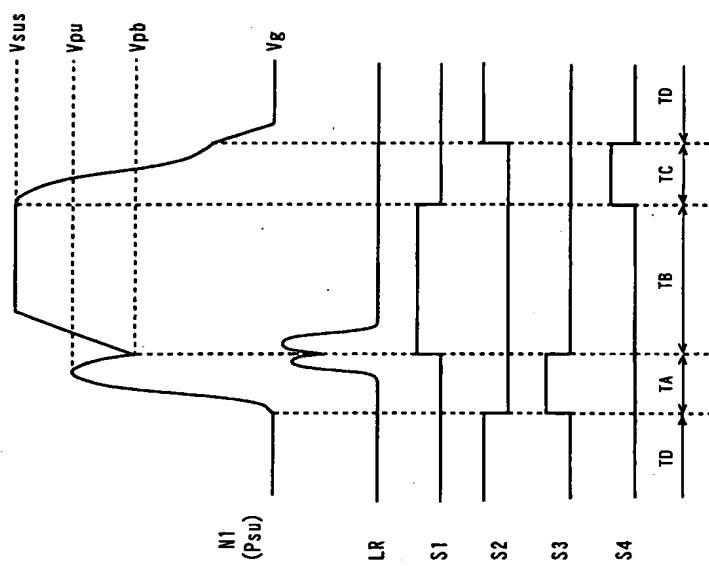


FIG. 3

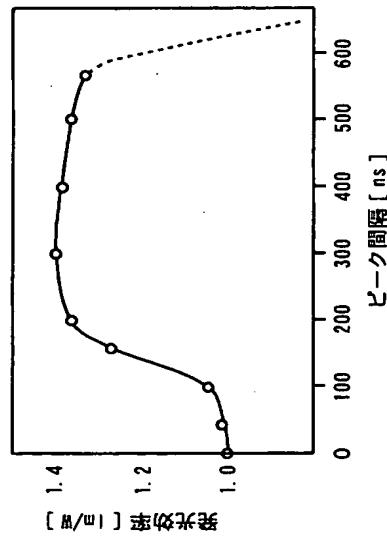
4/47

FIG. 4



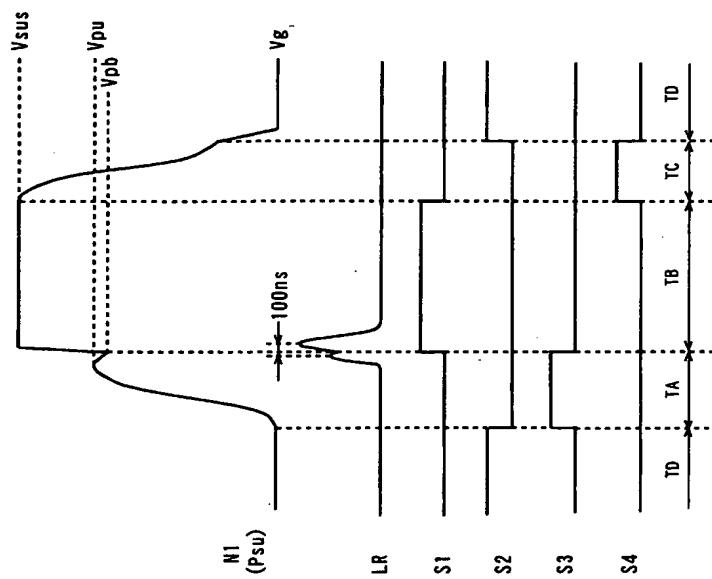
5/47

FIG. 5



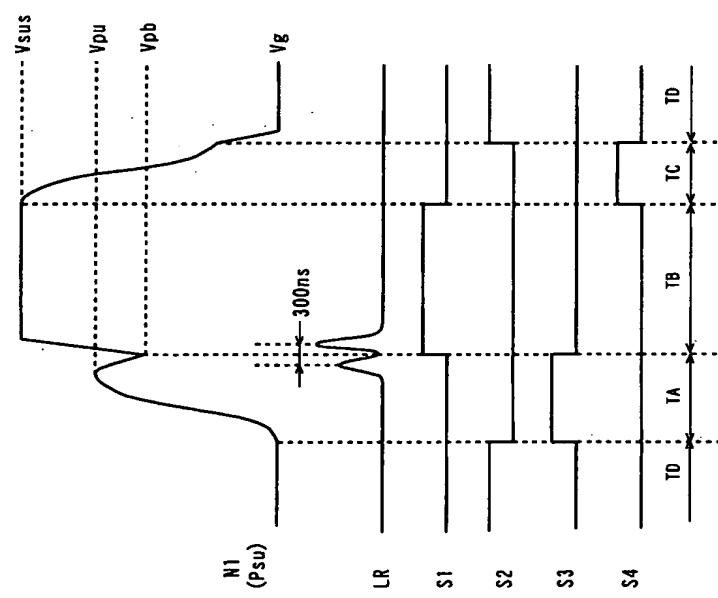
6/47

FIG. 6



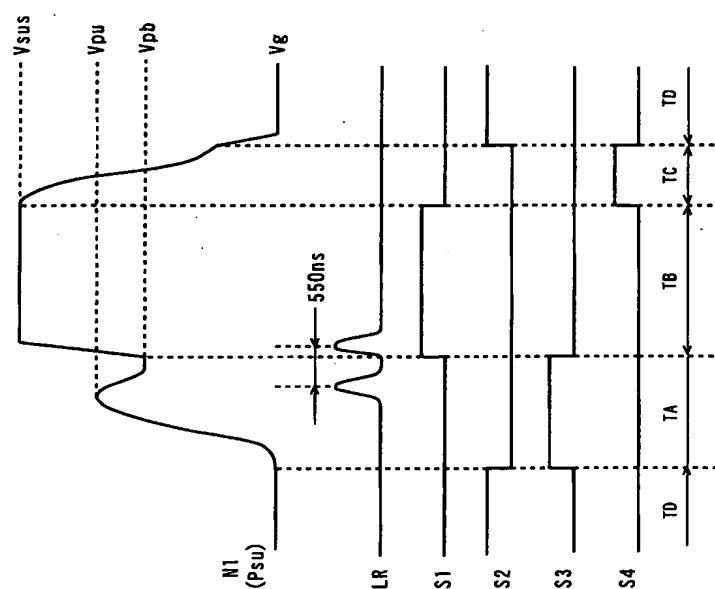
7 / 47

FIG. 7



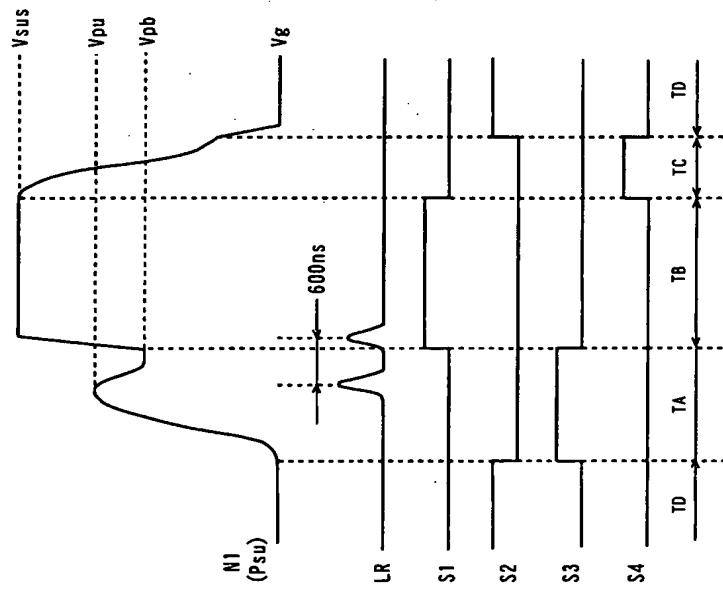
8 / 47

FIG. 8



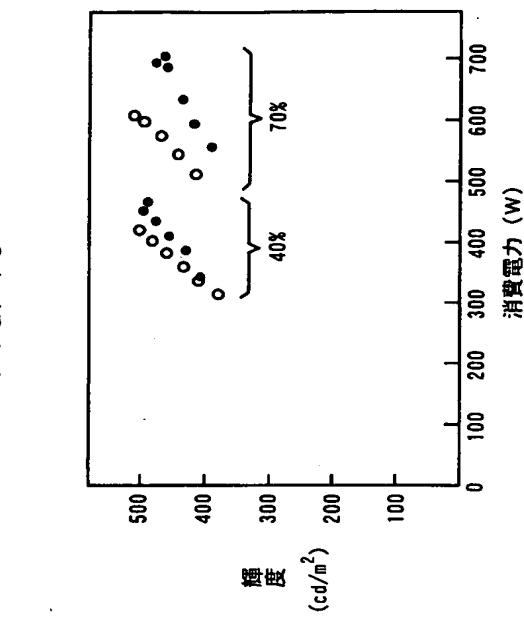
9 / 47

F I G. 9



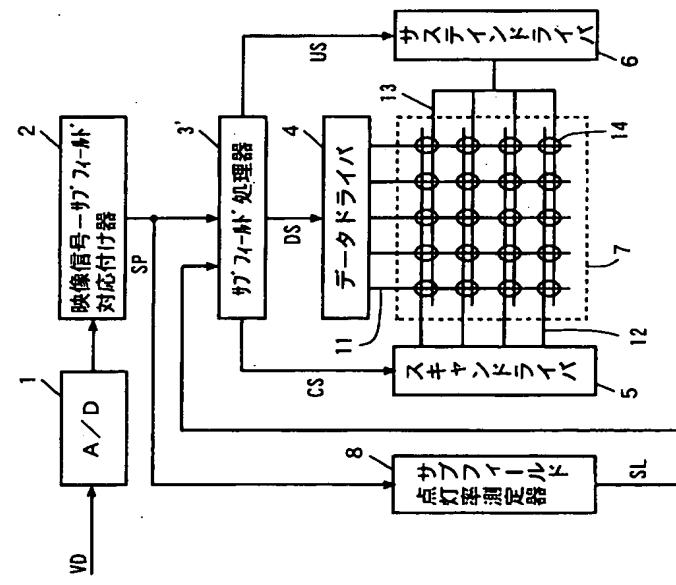
10 / 47

F I G. 10



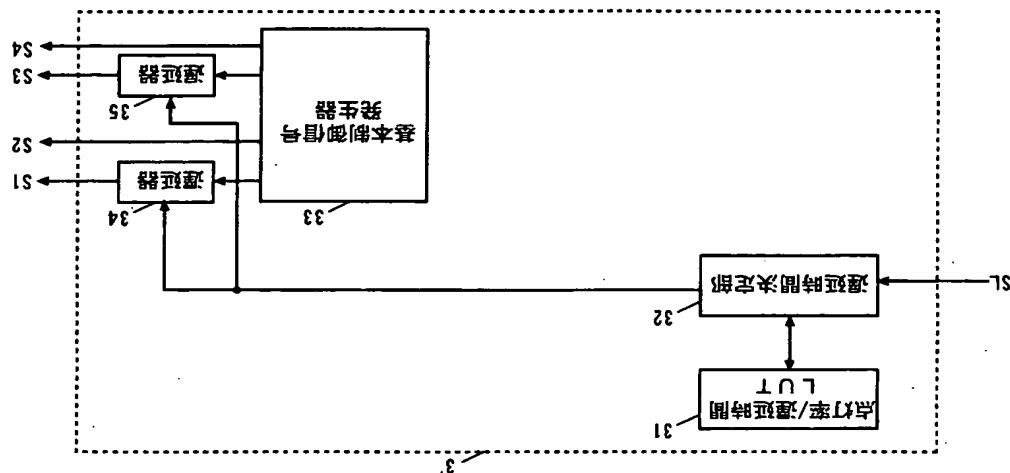
11/47

FIG. 11



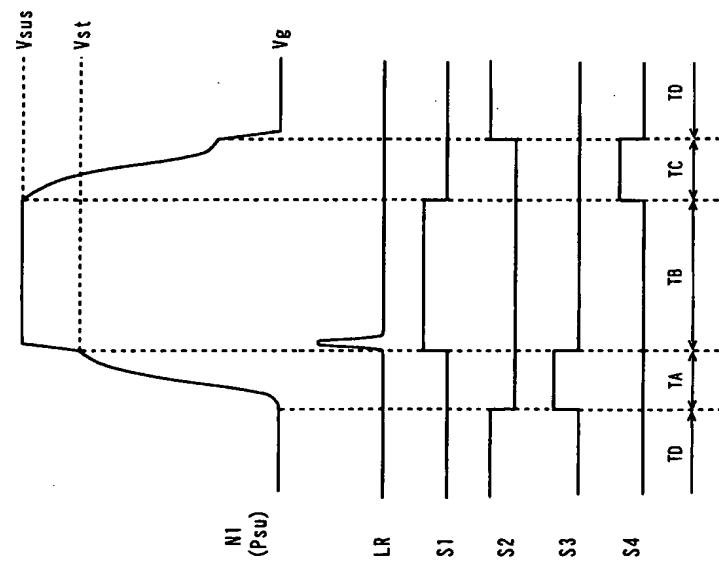
12/47

FIG. 12



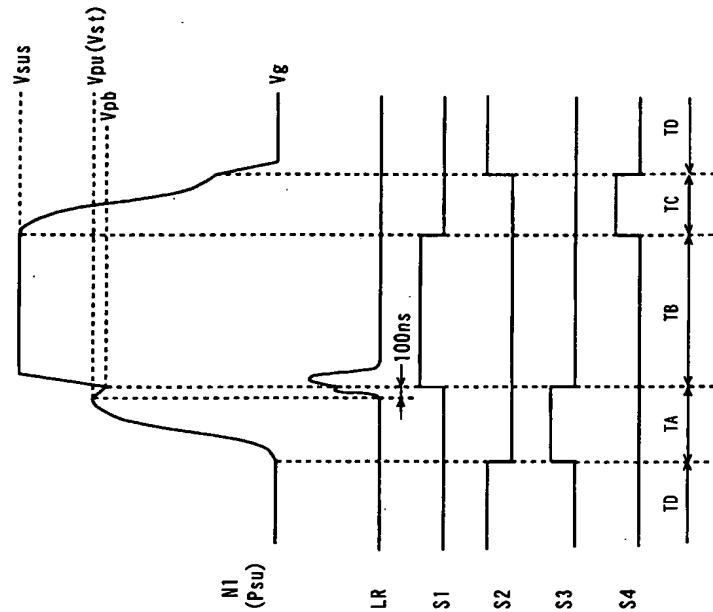
13 / 47

FIG. 13



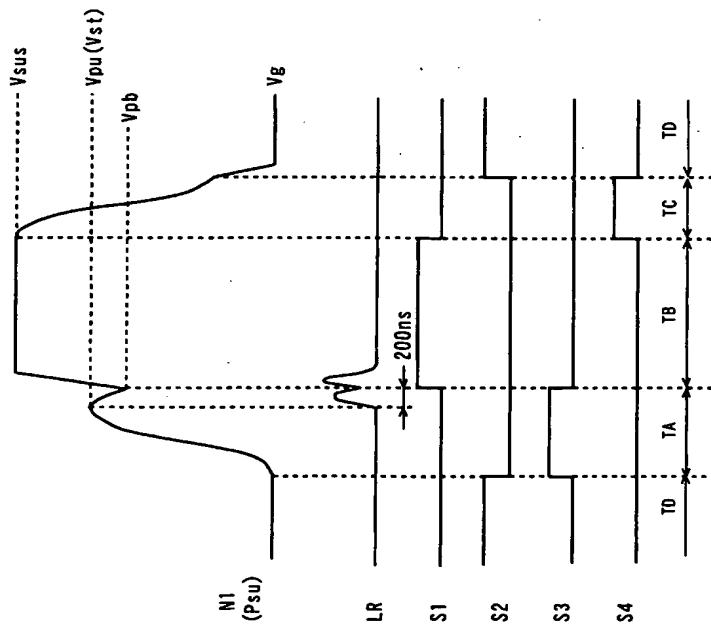
14 / 47

FIG. 14



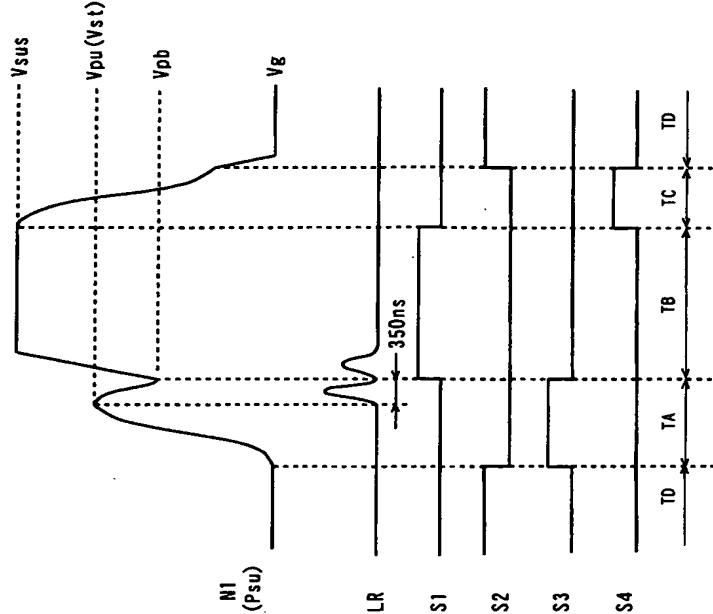
15/47

FIG. 15



16/47

FIG. 16



17/47

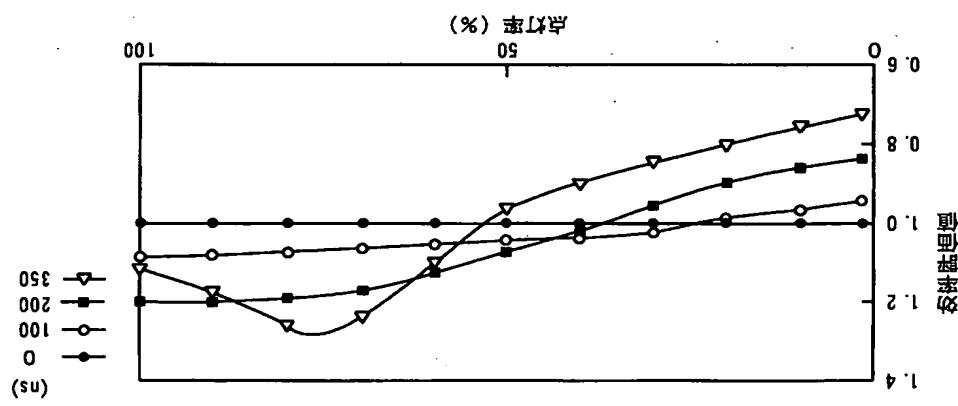


FIG. 17

18/47

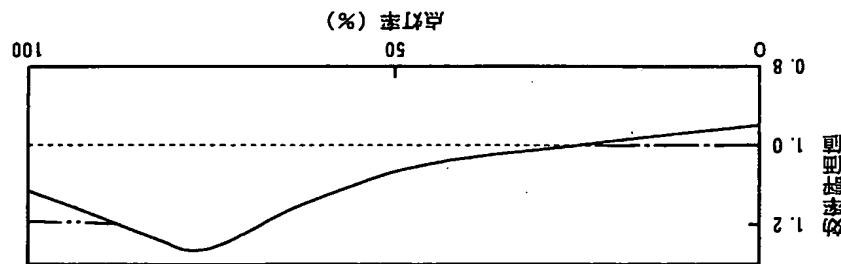


FIG. 18

19/47

20/47

FIG. 20

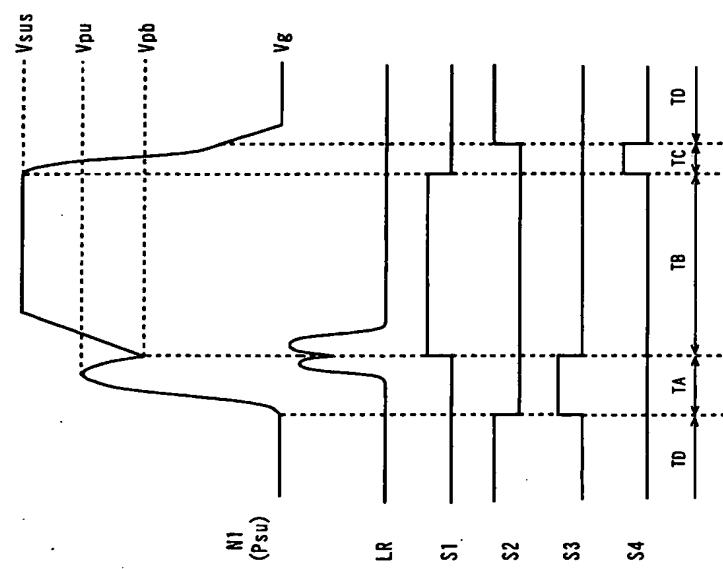
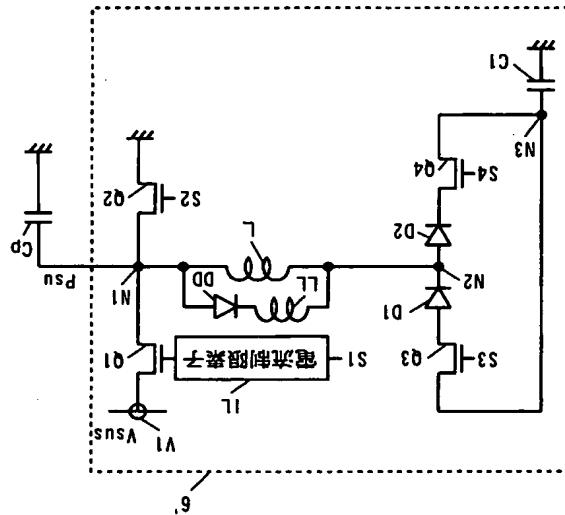
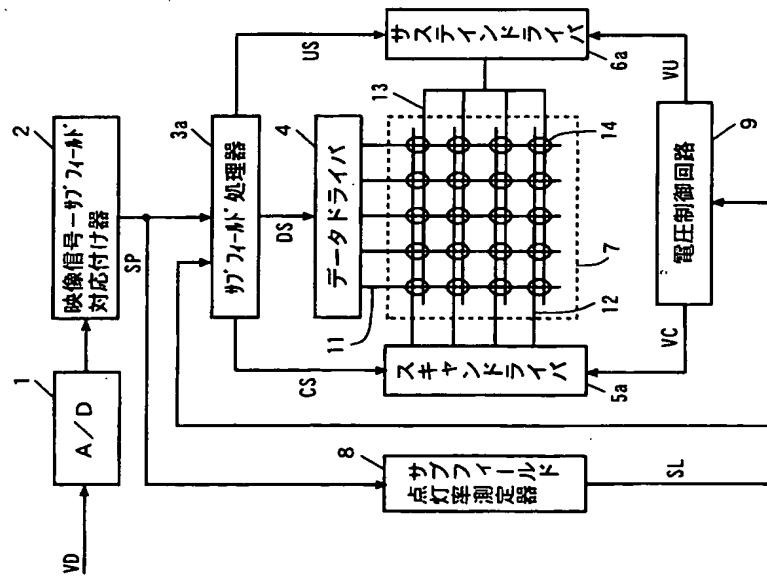


FIG. 19



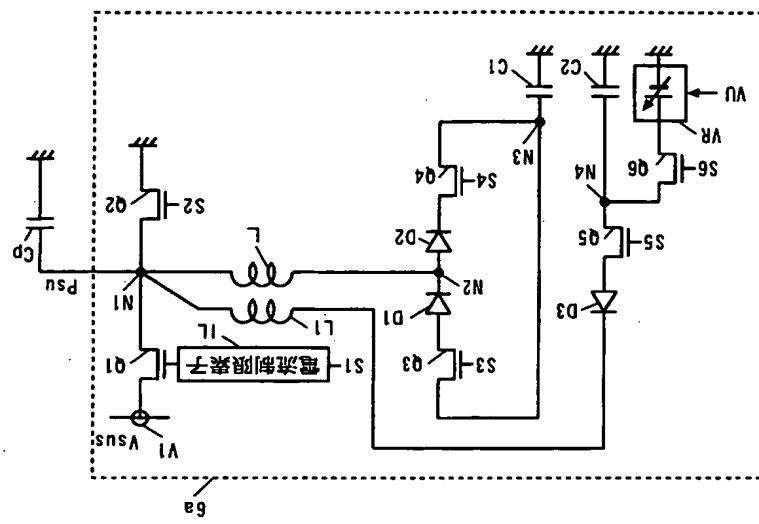
21/47

FIG. 21



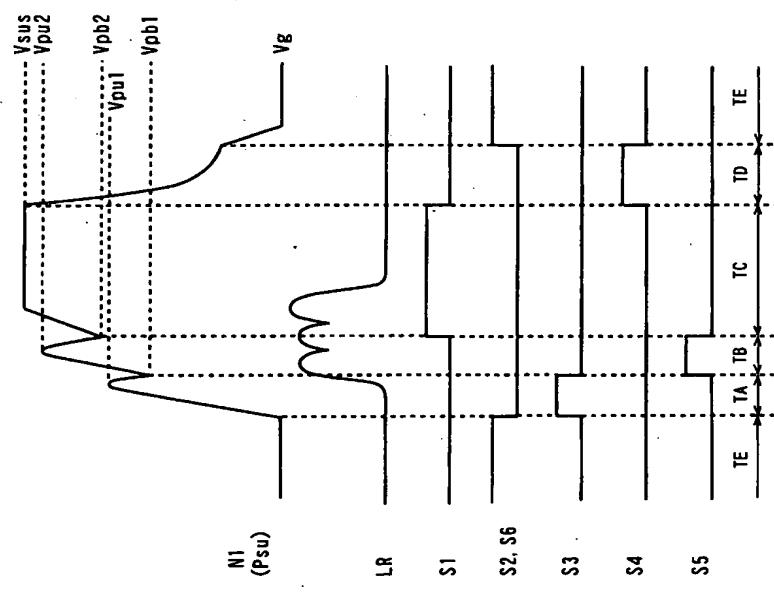
22/47

FIG. 22



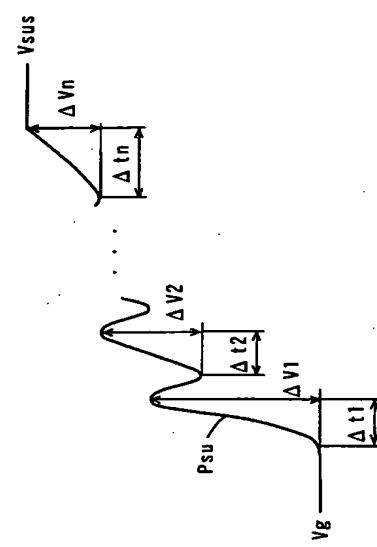
2 3 / 4 7

F I G. 2 3



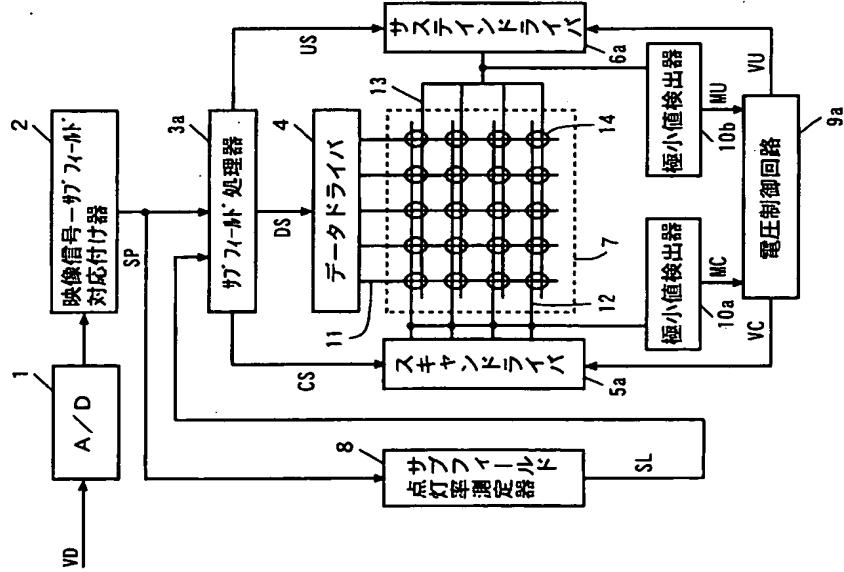
2 4 / 4 7

F I G. 2 4



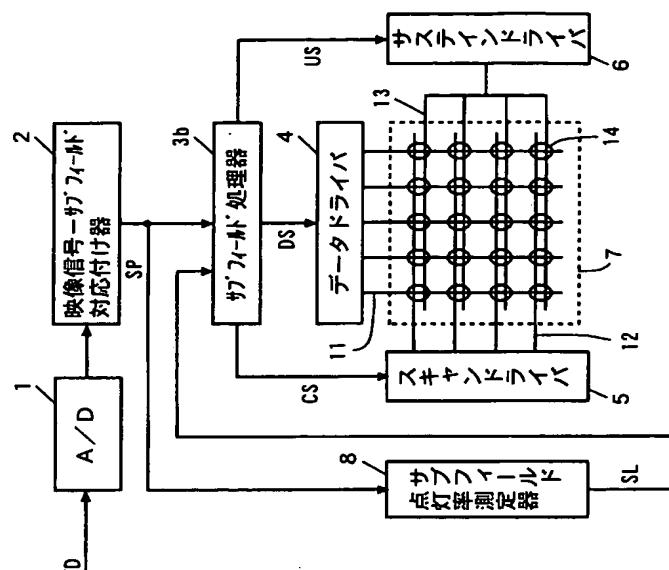
25/47

FIG. 25



26/47

FIG. 26



27/47

28/47

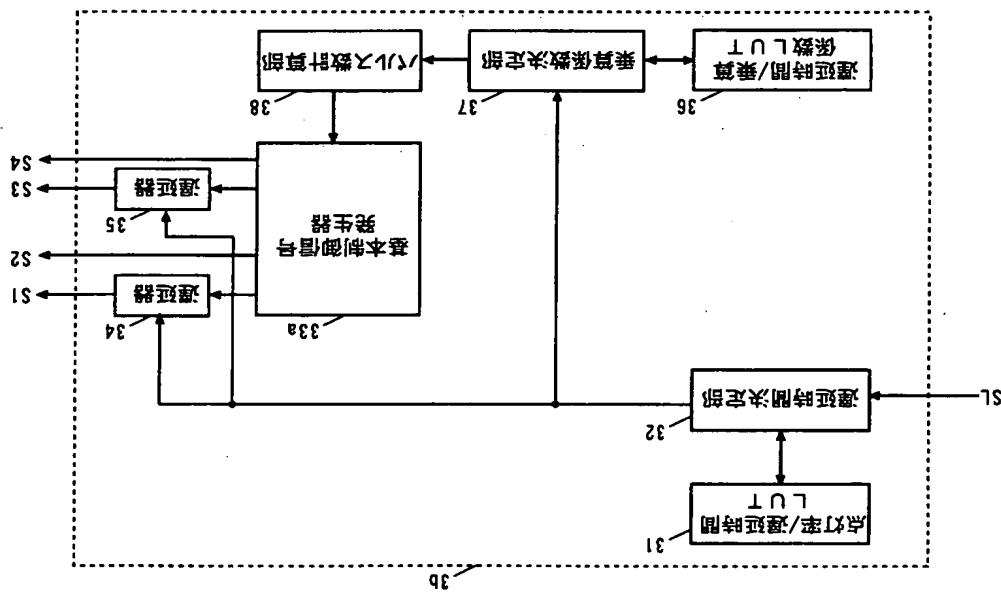


FIG. 27

FIG. 28

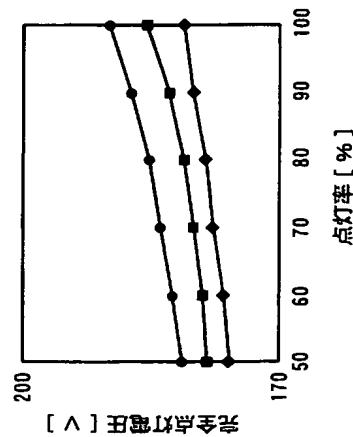
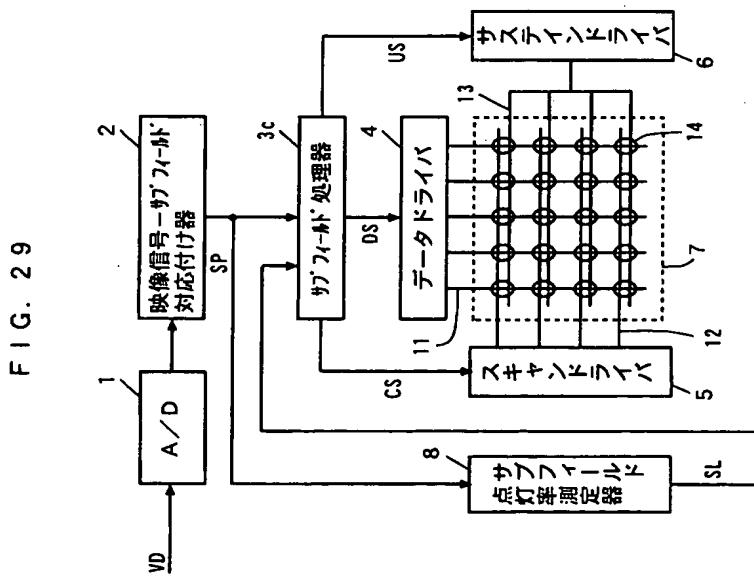


FIG. 29



30/47

FIG. 30

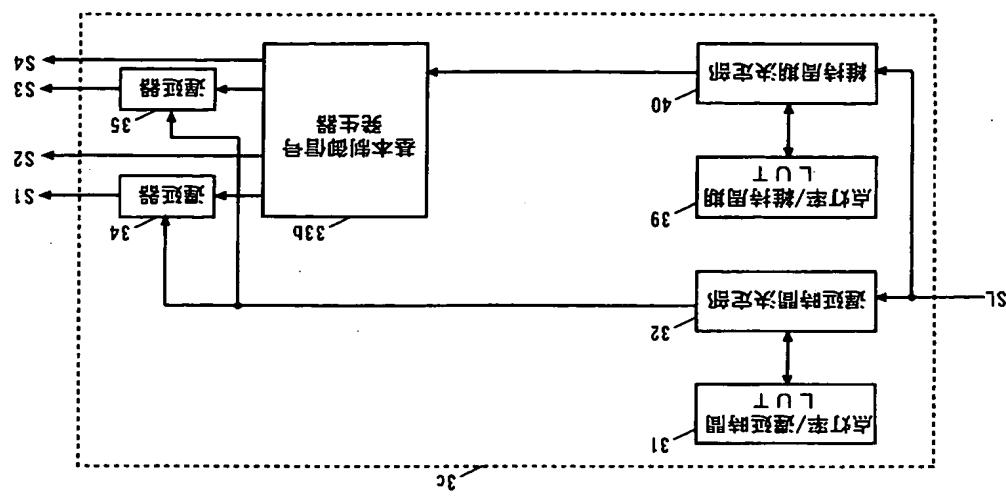


FIG. 31

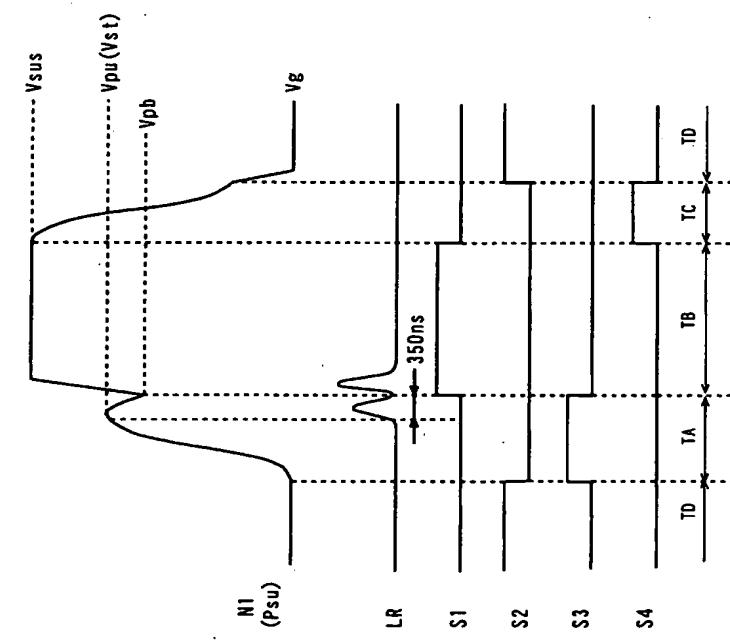
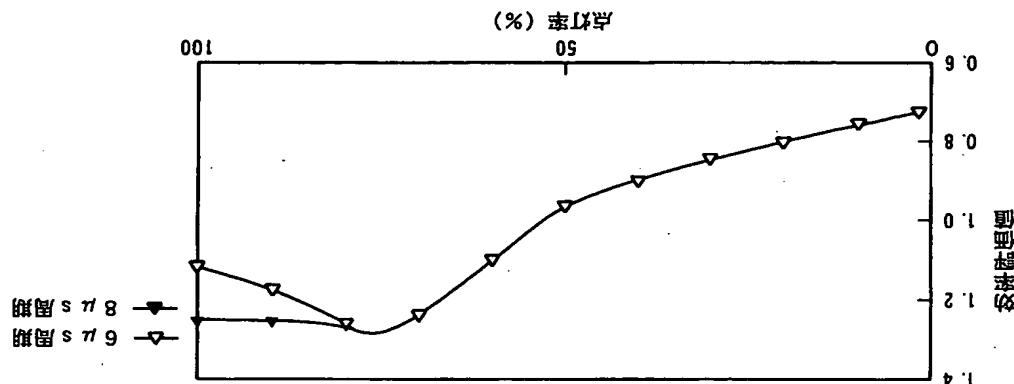


FIG. 32



33/47

34/47

FIG. 34

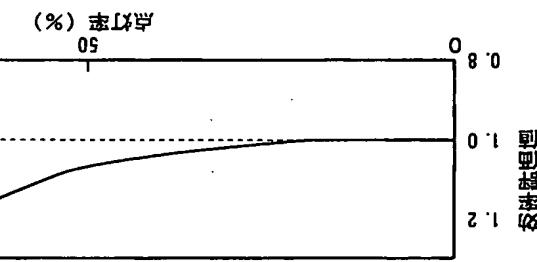
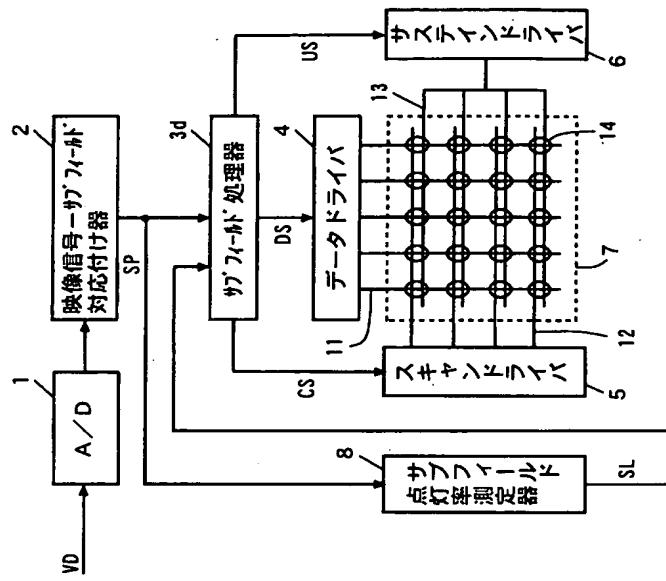
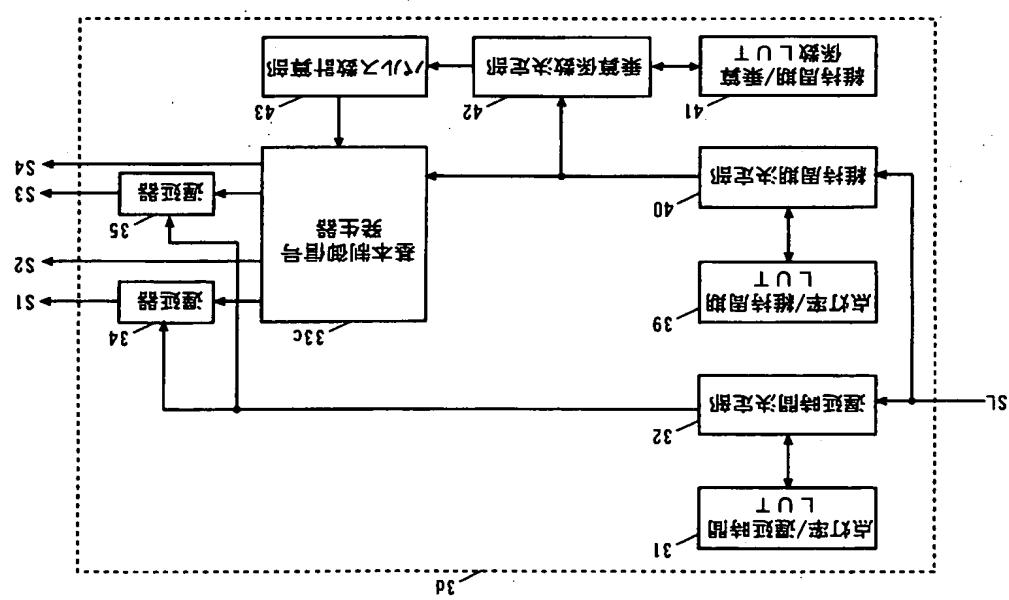


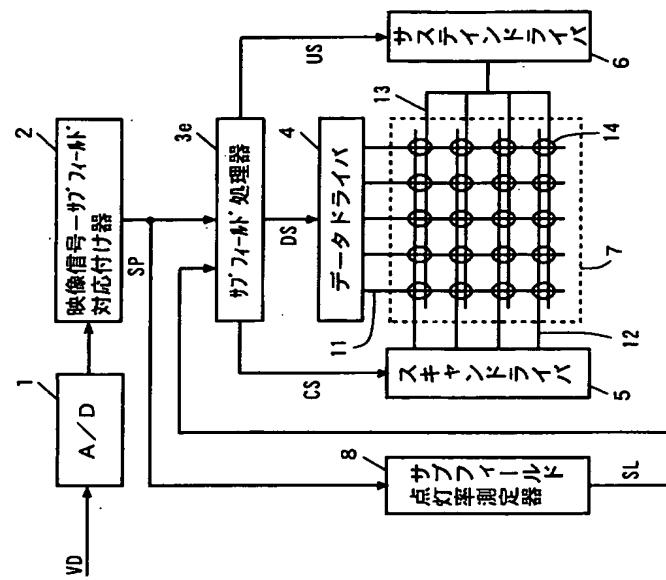
FIG. 33

35/47

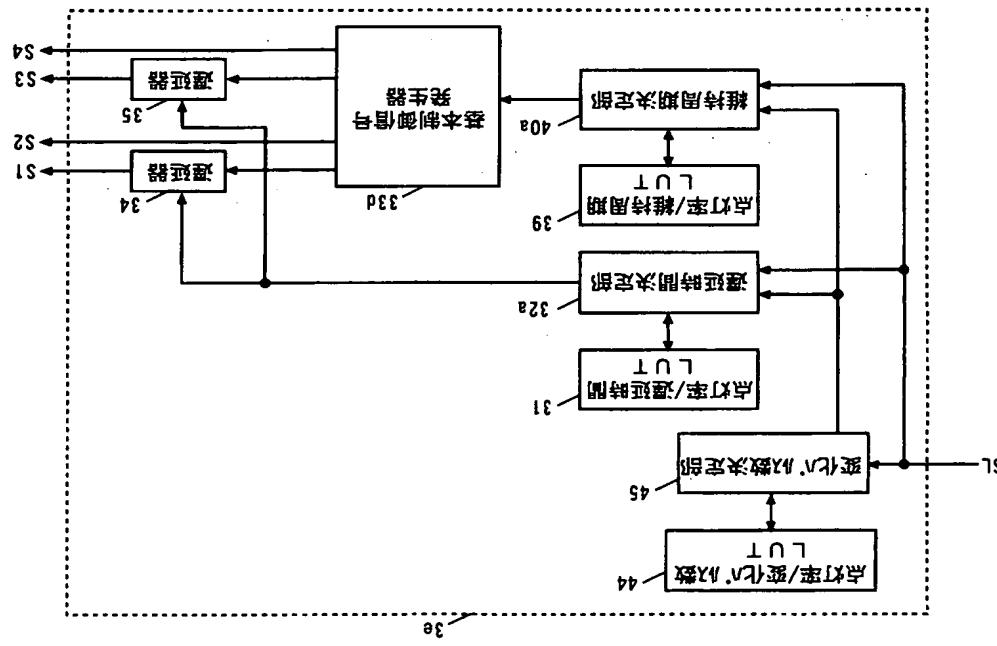


36/47

FIG. 36

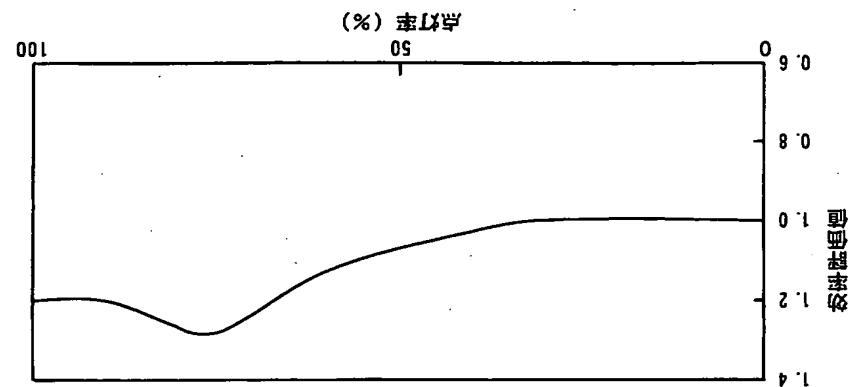


37/47



F I G . 3 7

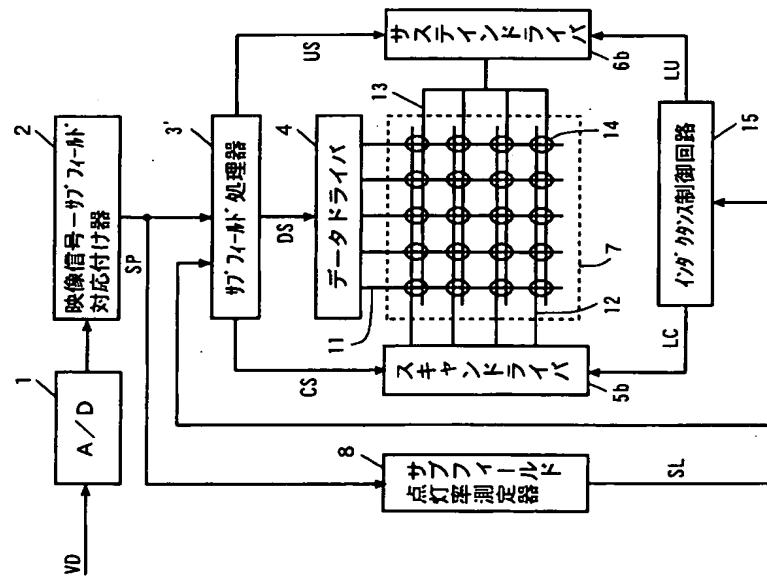
38/47



F I G . 3 8

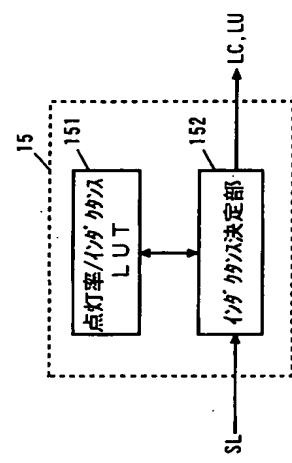
3 9 / 4 7

FIG. 3 9



4 0 / 4 7

FIG. 4 0



41 / 47

42 / 47

FIG. 42

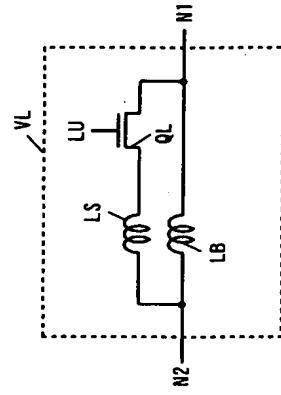
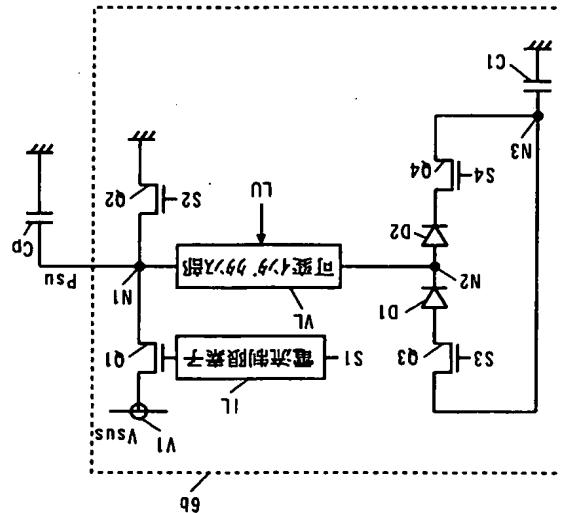
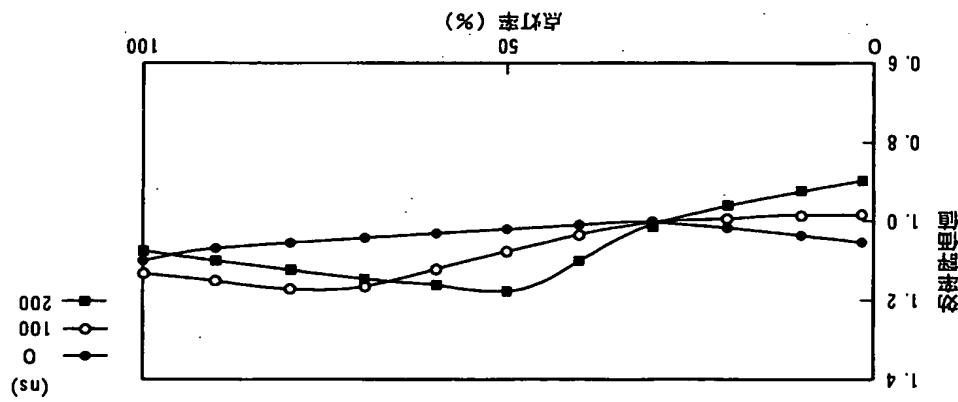


FIG. 41

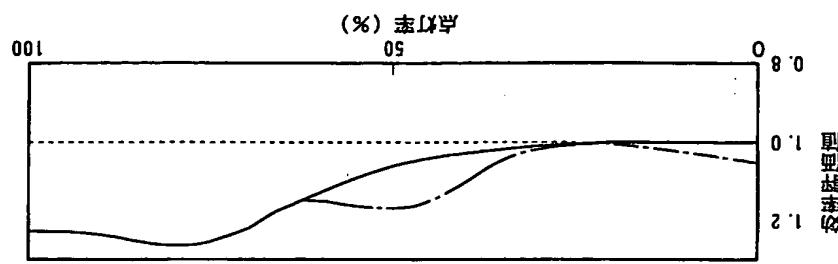


4.3 / 4.7



F I G . 4 3

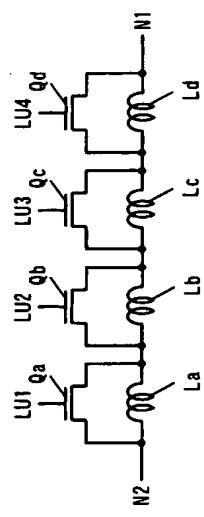
4.4 / 4.7



F I G . 4 4

4 5 / 4 7

FIG. 4 5



4 6 / 4 7

FIG. 4 7

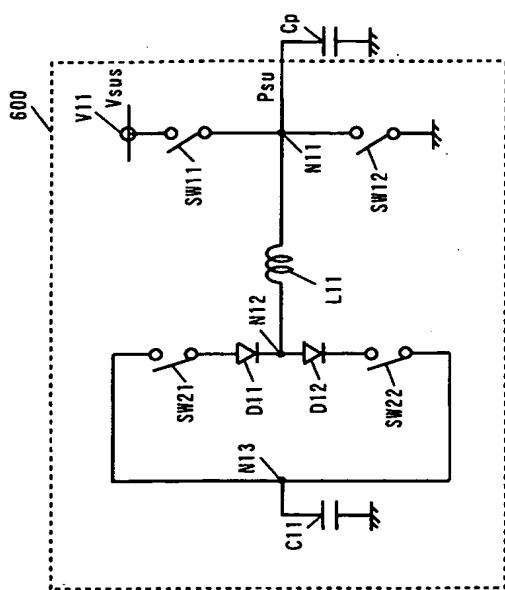
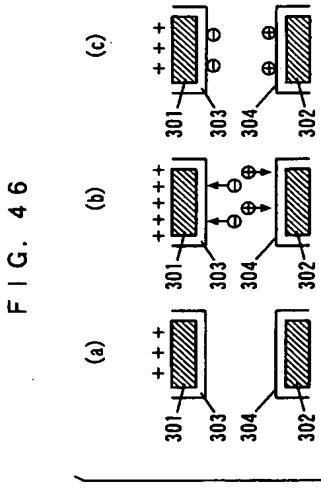


FIG. 4 6

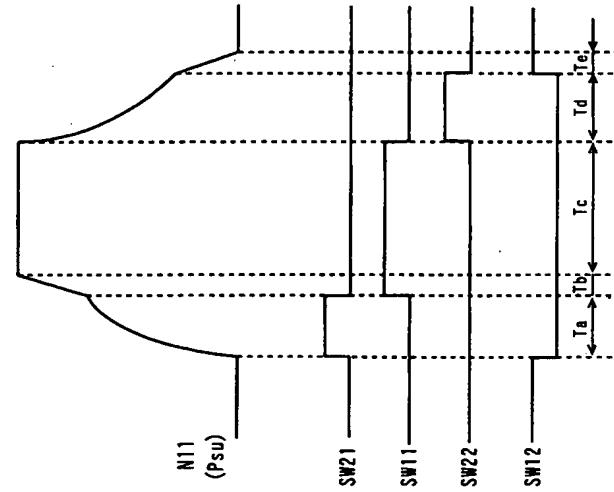


## INTERNATIONAL SEARCH REPORT

47/47

International application No.  
PCT/JP00/07801A. CLASSIFICATION OF SUBJECT MATTER  
Int.C1' G09G3/28According to International Patent Classification (IPC) or to both national classification and IPC  
B. FIELDS SEARCHED  
Minimum documentation searched (classification system followed by classification symbols)  
Int.C1' G09G3/28

FIG. 48



C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP, 11-182416, A (Mitsubishi Electric Corporation), 15 October, 1999 (15.10.99), Claim 1; Par. Nos. [0072]-[0075], [0079] to [0083]; Figs. 2, 5 (Family: none)	1,6-8,29 2-5,9-38,40-45
A	JP, 11-109914, A (Mitsubishi Electric Corporation), 23 April, 1999 (23.04.99), Full text; all drawings (Family: none)	1-45
A	JP, 8-314405, A (Fujiitsu Limited), 29 November, 1996 (29.11.96), Full text; all drawings (Family: none)	1-45
A	JP, 11-219150, A (Hitachi, Ltd.), 10 August, 1999 (10.08.99), Full text; all drawings (Family: none)	1-45
A	JP, 9-319329, A (Hitachi, Ltd.), 12 December, 1997 (12.12.97), Par. No. [0016] (Family: none)	3,5

Further documents are listed in the continuation of Box C.  See patent family annex.

- \* Special categories of cited documents:
- "A" document defining the general state of the art which is not considered to be of particular relevance
- "E" earlier document but published on or after the international filing date
- "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another claim or other special reason (as specified)
- "O" document referring to an oral disclosure, use, exhibition or other means
- "P" document published prior to the international filing date but later than the priority date claimed
- "T" later document published after the international filing date or in conflict with the application but cited to understand the principle or theory underlying the invention
- "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is taken in combination with one or more other such documents, such combination being obvious to a person skilled in the art
- "Z" document member of the same patent family

Date of the actual completion of the international search  
25 January, 2001 (25.01.01) Date of mailing of the international search report  
06 February, 2001 (06.02.01)

Name and mailing address of the ISV Japanese Patent Office Facsimile No.	Authorized Officer Telephone No.
--	-------------------------------------

## INTERNATIONAL SEARCH REPORT

International application No.  
PCT/JP00/07801

## (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP, 7-44127, A (Fujitsu Limited), 14 February, 1995 (14.02.95), Full text; all drawings (Family: none)	14-38, 43-45
A	EP, 755043, A1 (FUJITSU GENERAL LIMITED), 22 January, 1997 (22.01.97), Full text; all drawings & JP, 9-34403, A & JP, 9-34404, A & AU, 9660688, A & CA, 2181211, A & TW, 300889, A & KR, 97007783, A & US, 6061040, A	14-38, 43-45
A	JP, 9-244575, A (Fujitsu Limited), 19 September, 1997 (19.09.97), Full text; all drawings (Family: none)	14-38, 43-45
P, A	JP, 11-316572, A (NEC Corporation), 16 November, 1999 (16.11.99), Full text; all drawings (Family: none)	14-38, 43-45

A. 発明の属する分野の分類 (国際特許分類 (IPC))			
Int. Cl.' C 09 G 3 / 28			
B. 請査を行った分野 請査を行った最小限請求 (国際特許分類 (IPC))			
Int. Cl.' C 09 G 3 / 28			
最小限資料以外の資料で請査を行った分野に含まれるもの 日本国特許請求公報 1926-1996年 日本国特許明細書公報 1971-2001年 日本国特許実用新案公報 1994-2001年 日本国実用新案登録公報 1996-2001年			
国際請査で使用した電子データベース (データベースの名称、請求に使用した用語)			
C. 関連すると認められる文書			
引用文書の カテゴリ*	引用文書名 及び一部の箇所が関連するときは、その関連する箇所の表示	請求の範囲の番号	関連する 文書の範囲の番号
X	JP, 11-282416, A (三菱電機株式会社) 15. 10月. 1999 (15. 10. 99)	1, 6-8, 39	
A	請求項1、段落番号 [0072] ~ [0075]、[0079] ~ [0083]、図2、図5 (アミリーなし)	2-5, 9-38, 40-45	
A	JP, 11-109914, A (三菱電機株式会社) 23. 4月. 1999 (23. 04. 99) 全文、全図 (アミリーなし)	1-45	
<input checked="" type="checkbox"/> C欄の枚きにも文書が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。			
<p>* 引用文書のカテゴリー</p> <p>「A」他の文献である文書ではなく、一般的技術水準を示す 「E」国際出願日前の出版または特許であるが、国際出願日 以後に公表されたもの 「I」優先権主張による文書を提起する理由を有する他の文書又は他の文書の施行 文書(理由を付す) 「O」図類による開示、使用、展示等に旨及する文書 「P」国際出願日前で、かつ優先権の主張とならぬ出願</p> <p>「T」国際出願日又は優先日の後で公表された文書 「X」他の文書と差別化するための記述 「Y」他の文書のみで差別化するための記述 「Z」他の文書と差別化するための記述</p>			
国際請査を完了した日		25. 01. 01	国際請査報告の発送日
国際請査機関の名稱及びひらて先		06.02.01	
日本国特許庁 (ISA/JP) 郵便番号100-8916 東京都千代田区霞が関三丁目4番3号		特許庁審査官 (権利のある車両) 小川 哲史 電話番号 03-3581-1101 内線 3226	

C(発色)	引用文部名 及び一部の箇所が開通するときは、その開通する箇所の表示	開通する箇所の番号
A C(発色)*	JP, 8-314405, A (富士通株式会社) 29. 1.1月. 1996 (29. 11. 96) 全文、全国 (ファミリーなし)	1-45
A	JP, 11-219150, A (株式会社日立製作所) 10. 8月. 1999 (10. 08. 99) 全文、全国 (ファミリーなし)	1-45
A	JP, 9-319329, A (株式会社日立製作所) 12. 12月. 1997 (12. 12. 97) 段落番号 [0016] (ファミリーなし)	3, 5
A	JP, 7-44127, A (富士通株式会社) 14. 2月. 1995 (14. 02. 95) 全文、全国 (ファミリーなし)	14-38, 43-45
A	EP, 755043, A1 (FUJITSU GENERAL LIMITED) 22. 1月. 1997 (22. 01. 97) 全文、全国	14-38, 43-45
A	& JP, 9-34403, A & JP, 9-34404, A & AU, 9660688, A & CA, 2181211, A & TW, 300989, A & KR, 97007783, A & US, 6061040, A	14-38, 43-45
A	JP, 9-244575, A (富士通株式会社) 19. 9月. 1997 (19. 09. 97) 全文、全国 (ファミリーなし)	14-38, 43-45
P, A	JP, 11-316572, A (日本電気株式会社) 16. 1.1月. 1999 (16. 11. 99) 全文、全国 (ファミリーなし)	14-38, 43-45